

Machine translation JP2000244509**Publication number:** JP2000244509 A2**Publication country:** JAPAN**Publication type:** APPLICATION**Publication date:** 20000908**Application number:** JP19990040126**Application date:** 19990218**Title:** CONTINUOUS MEDIA DATA TRANSFER SYSTEM AND RATE CONTROL METHOD**Title:** 連続メディアデータ転送システム及びレート制御方法**Abstract:**

PROBLEM TO BE SOLVED: To prevent the storage of jitter even in the case of transferring continuous media data for a long time. **SOLUTION:** A jitter detecting circuit 214 provided in a network transmission/ reception part 21 of a client 20 detects a differential between the reception rate of an ATM network interface card(ATM NIC) 211 and the read rate of received data from a reception buffer 212b and when the differential is out of fixed conditions, a jitter information notice 42 for reporting that rate differential as jitter information is issued. Then, the jitter notice cell to the side of transmission is transmitted from an ATM LSI 211a while using a specified VC. On the transmission side, the jitter information on the side of reception is acquired from this jitter notice cell and on the basis of that jitter information, the transmission rate of the transmission side ATM NIC is changed and controlled.

Abstract:

【課題】長時間にわたる連続メディアデータの転送でもジッタが蓄積するのが防止できるようにする。【解決手段】クライアント20のネットワーク送受信部21に設けられたジッタ検出回路214は、ATM NIC211での受信レートと受信バッファ212bからの受信データの読み出しレートとの差分を検出し、一定の条件から外れた場合、そのレート差分をジッタ情報として通知するためのジッタ情報通知42を発行する。すると、ATM LSI211aから特定VCを用いて送信側へのジッタ通知セルが送信される。送信側では、このジッタ通知セルから受信側でのジッタ情報を取得し、そのジッタ情報に基づいて送信側ATM NICでの送信レートを変更制御する。

<Topic>Try to be able to prevent the fact that jitter accumulates even with transfer of the continual media data which covers long haul. SolutionsThe jitter detector 214 which is provided in network sending and receiving section 21 of client 20 detects the finite difference of the reception rate with of ATM, NIC211 and read-out rate of the reception data from of reception buffer 212b when it deviates from fixed condition, issues the jitter information notification 42 in order to notify that rate finite difference as jitter information. When it does, the jitter notification cell to transmitting end is transmitted making use of specification VC from ATM LSI211a. On transmitting end, jitter information on receiving end is acquired from this jitter notification cell, transmission rate on of transmitting end ATM NIC modifies is controlled on the basis of that jitter information.

Claims:

1. 送信側ノード装置から受信側ノード装置への連続メディアデータの転送にATMネットワークを用いた連続メディアデータ転送システムにおいて、前記受信側ノード装置は、前記ATMネットワークとの送受信イ

1. Sending and receiving interface of the aforementioned ATM network there is no aforementioned receiving end node device, in the continual media data transfer system which uses ATM network

インタフェースをなし、前記送信側ノード装置から送信されたA T Mセルの列を前記A T Mネットワークを介して受信して、その受信A T Mセルの列から受信データに組み立てるセル組み立て機能を少なくとも有する受信側A T Mネットワークインタフェース装置と、前記受信A T Mセルの列から組み立てられた受信データが一時記憶される受信バッファと、前記受信バッファから受信データを読み出して利用する上位利用手段と、前記受信側A T Mネットワークインタフェース装置での受信レートと前記受信バッファからの受信データの読み出しレートとのレート差分を検出し、その検出結果に応じて当該レート差分を表すジッタ情報をジッタ通知A T Mセルにより前記受信側A T Mネットワークインタフェース装置から前記A T Mネットワークを介して前記送信側ノード装置に通知させる受信側ジッタ検出回路とを備え、前記送信側ノード装置は、前記A T Mネットワークとの送受信インタフェースをなし、送信すべきデータをA T Mセルの列に分解して前記A T Mネットワークを介して前記受信側ノード装置に送信するセル化機能を少なくとも有する送信側A T Mネットワークインタフェース装置と、前記送信側A T Mネットワークインタフェース装置で前記受信側ノード装置からの前記ジッタ通知A T Mセルを受信した場合に、その受信したA T Mセルからジッタ情報を検出する送信側ジッタ検出回路と、前記送信側ジッタ検出回路により検出されたジッタ情報に基づいて前記送信側A T Mネットワークインタフェース装置での送信レートを変更制御するレート制御手段とを備えたことを特徴とする連続メディアデータ転送システム。

for transfer of the continual media data to the receiving end node device from the transmission side node device, reading out the reception data from the reception buffer and the aforementioned reception buffer where the reception data which was assembled from the line of the receiving end ATM network interface device and the aforementioned reception ATM cell which possess the cell assembly function which through the aforementioned ATM network, receiving, from the line of that reception ATM cell assembles the line of the ATM cell which was transmitted from the aforementioned transmission side node device in the reception data at least is at one time remembered, it utilizesDisassembling the data which it detects of superior utilization expedient and the rate finite difference of reception rate with the aforementioned receiving end ATM network interface device and read-out rate, of the reception data from the aforementioned reception buffer through the aforementioned ATM network from the aforementioned receiving end ATM network interface device, the jitter information which displays particular rate finite difference according to the detection result with the jitter notification ATM cell it has with the receiving end jitter detector which is made to notify to the aforementioned transmission side node device, as for the aforementioned transmission side node device, it is not, should transmit the sending and receiving interface of the aforementioned ATM network in the line of the ATM cell, through the aforementioned ATM network, the aforementioned receptionTo the case where the aforementioned jitter notification ATM cell from the aforementioned receiving end node device is received with the transmission side ATM network interface device and the aforementioned transmission side ATM network interface device which possess the cellulation function which is transmitted to the side node device at least, on the basis of the jitter information which is detected that by the transmission side jitter detector and the aforementioned transmission side jitter detector which detect jitter information from the ATM cell which is received the continual media data transfer system which features that the rate control means which it modifies controls transmission rate with the aforementioned transmission side ATM network interface device are had.

2. 送信側ノード装置から受信側ノード装置

2. Sending and receiving interface of the

への連続メディアデータの転送に A T M ネットワークを用いた連続メディアデータ転送システムにおいて、前記受信側ノード装置は、前記 A T M ネットワークとの送受信インタフェースをなし、前記送信側ノード装置から送信された A T M セルの列を前記 A T M ネットワークを介して受信して、その受信 A T M セルの列から受信データに組み立てるセル組み立て機能を少なくとも有する受信側 A T M ネットワークインタフェース装置と、前記受信 A T M セルの列から組み立てられた受信データが一時記憶される受信バッファと、 less than TXF FR=0002 HE=250 WI=080 LX=1100 LY=0300 greater than 前記受信バッファから受信データを読み出して利用する上位利用手段と、前記受信バッファからの受信データの読み出しレートを検出し、その読み出しレートを読み出しレート通知 A T M セルにより前記受信側 A T M ネットワークインタフェース装置から前記 A T M ネットワークを介して前記送信側ノード装置に通知させる読み出しレート検出回路とを備え、前記送信側ノード装置は、前記 A T M ネットワークとの送受信インタフェースをなし、送信すべきデータを A T M セルの列に分解して前記 A T M ネットワークを介して前記受信側ノード装置に送信するセル化機能を少なくとも有する送信側 A T M ネットワークインタフェース装置と、前記送信側 A T M ネットワークインタフェース装置で前記受信側ノード装置からの前記読み出しレート通知 A T M セルを受信した場合に、その受信した A T M セルから前記受信側ノード装置での読み出しレートを検出し、現在の送信レートと当該読み出しレートとのレート差分をジッタ情報として検出する受信側ジッタ検出回路と、前記受信側ジッタ検出回路により検出されたジッタ情報に基づいて前記送信側 A T M ネットワークインタフェース装置での送信レートを変更制御するレート制御手段とを備えたことを特徴とする連続メディアデータ転送システム。

aforementioned ATM network there is no aforementioned receiving end node device, in the continual media data transfer system which uses ATM network for transfer of the continual media data to the receiving end node device from the transmission side node device, reception buffer and less than TXF FR=0002 HE=250 WI=080 LX=1100 LY=0300 greater than where the reception data which was assembled from the line of the receiving end ATM network interface device and the aforementioned reception ATM cell which possess the cell assembly function which through the aforementioned ATM network, receiving, from the line of that reception ATM cell assembles the line of the ATM cell which was transmitted from the aforementioned transmission side node device in the reception data at least is at one time remembered Reading out the reception data from the aforementioned reception buffer, disassembling the data which it detects the read-out rate of the reception data from superior utilization expedient and the aforementioned reception buffer which it utilizes, reads out that read-out rate and through the aforementioned ATM network from the aforementioned receiving end ATM network interface device, with the rate notification ATM cell it has with the read-out rate detector which is made to notify to the aforementioned transmission side node device, as for the aforementioned transmission side node device, it is not, should transmit the sending and receiving interface of the aforementioned ATM network in the line of the ATM cell, through the aforementioned ATM network, the transmission side ATM network which possesses the cellulation function which it transmits to the aforementioned receiving end node device at least The continual media data transfer which features that the rate control means which when the aforementioned read-out rate notification ATM cell from the aforementioned receiving end node device is received with the interface device and the aforementioned transmission side ATM network interface device, that detect the read-out rate with the aforementioned receiving end node device from the ATM cell which is received, on the basis of the jitter information which is detected rate finite difference of present transmission rate and particular read-out rate as jitter information by the receiving end jitter detector and the aforementioned receiving end jitter detector which it

3. 送信側ノード装置から受信側ノード装置への連続メディアデータの転送にATMネットワークを用いた連続メディアデータ転送システムにおいて、前記送信側ノード装置は、前記ATMネットワークとの送受信インタフェースをなし、送信すべきデータをATMセルの列に分解して前記ATMネットワークを介して前記受信側ノード装置に送信するセル化機能を少なくとも有する送信側ATMネットワークインタフェース装置と、同一連続メディアデータを複数の仮想チャネルにより異なる送信レートで前記送信側ATMネットワークインタフェース装置から送信させるレート制御手段とを備え、前記受信側ノード装置は、前記ATMネットワークとの送受信インタフェースをなし、前記送信側ノード装置から送信されたATMセルの列を前記ATMネットワークを介して受信して、その受信ATMセルの列から受信データに組み立てるセル組み立て機能を少なくとも有する受信側ATMネットワークインタフェース装置と、前記受信ATMセルの列から組み立てられた受信データが一時記憶される受信バッファと、前記受信バッファから受信データを読み出して利用する上位利用手段と、前記受信側ATMネットワークインタフェース装置での受信レートと前記受信バッファからの受信データの読み less than DP N=0003 greater than less than TXF FR=0001 HE=250 WI=080 LX=0200 LY=0300 greater than 出しレートとのレート差分をジッタ情報として検出する受信側ジッタ検出回路と、前記受信側ジッタ検出回路の検出結果に応じて前記複数の仮想チャネルの1つを選択するレート選択回路とを備えたことを特徴とする連続メディアデータ転送システム。

detects it modifies they control transmission rate with the aforementioned transmission side ATM network interface device are hadSystem.

3. The aforementioned transmission side node device, disassembling the data which it is not, should transmit the sending and receiving interface of the aforementioned ATM network in the line of the ATM cell, through the aforementioned ATM network, to have with the transmission side ATM network interface device which possesses the cellulation function which it transmits to the aforementioned receiving end node device at least and the identical continual media data the rate control means which are made to transmit from the aforementioned transmission side ATM network interface device at the transmission rate which differs depending upon the plural hypothetical channels in the continual media data transfer system which uses ATM network for transfer of the continual media data to the receiving end node device from the transmission side node device, the aforementioned receiving end nodeSending and receiving interface of the aforementioned ATM network there is no device, reading out the reception data from the reception buffer and the aforementioned reception buffer where the reception data which was assembled from the line of the receiving end ATM network interface device and the aforementioned reception ATM cell which possess the cell assembly function which through the aforementioned ATM network, receiving, from the line of that reception ATM cell assembles the line of the ATM cell which was transmitted from the aforementioned transmission side node device in the reception data at least is at one time remembered, reading less the reception rate with superior utilization expedient and the aforementioned receiving end ATM network interface device which it utilizes and the reception data from the aforementioned reception buffer than DP N=0003 greater than less The continual media data transfer system which features that the rate selecting circuit which selects one of the aforementioned plural hypothetical channels rate finite difference of than TXF FR=0001 HE=250 WI=080 LX=0200 LY=0300 greater than putting out rate as jitter information according to the detection result of the receiving end jitter detector and the aforementioned receiving end jitter detector which it detects is had.

4. 前記受信側ジッタ検出回路は、前記検出したジッタ情報をジッタ通知 A T Mセルにより前記受信側 A T Mネットワークインタフェース装置から前記 A T Mネットワークを介して前記送信側ノード装置に通知させるように構成され、前記送信側ノード装置は、前記送信側 A T Mネットワークインタフェース装置で前記受信側ノード装置からの前記ジッタ通知 A T Mセルを受信した場合に、その受信した A T Mセルからジッタ情報を検出する送信側ジッタ検出回路を更に備え、前記レート制御手段は、同一連続メディアデータを複数の仮想チャネルにより送信させる際の送信レートを表すパラメータ組が複数登録されたパラメータリストと、前記送信側ジッタ検出回路の検出結果に応じて前記パラメータリストからパラメータ組を 1 つ選択するパラメータ決定回路と、前記パラメータ決定回路により選択されたパラメータ組に従って前記複数の仮想チャネルでの送信レートを切り替え制御する制御回路とを有していることを特徴とする請求項 3 記載の連続メディアデータ転送システム。

5. 前記受信側ジッタ検出回路は、前記検出したジッタ情報をジッタ通知 A T Mセルにより前記受信側 A T Mネットワークインタフェース装置から前記 A T Mネットワークを介して前記送信側ノード装置に通知させるように構成され、前記送信側ノード装置は、前記送信側 A T Mネットワークインタフェース装置で前記受信側ノード装置からの前記ジッタ通知 A T Mセルを受信した場合に、その受信した A T Mセルからジッタ情報を検出する送信側ジッタ検出回路を更に備え、前記レート制御手段は、同一連続メディアデータを複数の仮想チャネルにより送信させる際の送信レートを表すパラメータ組が複数登録されたパラメータリストと、前記送信側ジッタ検出回路の検出結果を監視して監視結果に基づいて前記パラメータリスト中の前記複数のパラメータ組を更新する更新手段と、前記送信側ジッタ検出回路の検出結果に応じて前記パラメータリストからパラメータ組を 1 つ選択するパラメータ決定回路と、前記パラメータ決定回路により選択されたパラメータ組に従って前記複数の仮想チャネルでの送信

4. The aforementioned receiving end jitter detector the description above through the aforementioned ATM network from the aforementioned receiving end ATM network interface device, with the jitter notification ATM cell in order to make the aforementioned transmission side node device notify, is formed the jitter information which is detected, the case to which the aforementioned transmission side node device, when the aforementioned jitter notification ATM cell from the aforementioned receiving end node device is received with the aforementioned transmission side ATM network interface device, that furthermore has the transmission side jitter detector which detects jitter information from the ATM cell which is received, as for the aforementioned rate control means, makes the identical continual media data transmit with the plural hypothetical channelsThe parameter group which displays transmission rate plural groups according to the detection result of the parameter list and the aforementioned transmission side jitter detector which are registered following to the parameter group which is selected by the parameter decisive circuit and the aforementioned parameter decisive circuit which 1 parameter groups are selected from the aforementioned parameter list the continual media data transfer system of the claim 3 statement which features that it has possessed with the control circuit which changes the transmission rate with the aforementioned plural hypothetical channels and controls.

5. The aforementioned receiving end jitter detector the description above through the aforementioned ATM network from the aforementioned receiving end ATM network interface device, with the jitter notification ATM cell in order to make the aforementioned transmission side node device notify, is formed the jitter information which is detected, the case to which the aforementioned transmission side node device, when the aforementioned jitter notification ATM cell from the aforementioned receiving end node device is received with the aforementioned transmission side ATM network interface device, that furthermore has the transmission side jitter detector which detects jitter information from the ATM cell which is received, as for the aforementioned rate control means, makes the identical continual media data transmit with the plural hypothetical channelsThe parameter group which displays transmission rate plural groups

レートを切り替え制御する制御回路とを有していることを特徴とする請求項 3 記載の連続メディアデータ転送システム。

watching the detection result of the parameter list and the aforementioned transmission side jitter detector which are registered, according to the detection result of renewal expedient and the aforementioned transmission side jitter detector which renew the aforementioned plural parameter groups in the aforementioned parameter list on the basis of the supervisory result following to the parameter group which is selected by the parameter decisive circuit and the aforementioned parameter decisive circuit which 1 parameter groups are selected from the aforementioned parameter list the continual media data transfer system of the claim 3 statement which features that it has possessed with the control circuit which changes the transmission rate with the aforementioned plural hypothetical channels and controls.

6. 連続メディアデータの転送に A T M ネットワークを用い、送信側で同一連続メディアデータを複 less than TXF FR=0002 HE=250 WI=080 LX=1100 LY=0300 greater than 数の仮想チャネルによりそれぞれ異なる送信レートにより送信すること、受信側では前記複数の仮想チャネルのうち当該受信側の状況に適合した仮想チャネルに切り替えてデータを受信することが可能な連続メディアデータ転送システムに適用される受信ノード装置であって、前記 A T M ネットワークとの送受信インタフェースをなし、前記送信側ノード装置から送信された A T M セルの列を前記 A T M ネットワークを介して受信して、その受信 A T M セルの列から受信データに組み立てるセル組み立て機能を少なくとも有する受信側 A T M ネットワークインタフェース装置と、前記受信 A T M セルの列から組み立てられた受信データが一時記憶される受信バッファと、前記受信バッファから受信データを読み出して利用する上位利用手段と、前記受信側 A T M ネットワークインタフェース装置での受信レートと前記受信バッファからの受信データの読み出しレートとのレート差分をジッタ情報として検出する受信側ジッタ検出回路と、前記受信側ジッタ検出回路の検出結果に応じて前記複数の仮想チャネルの 1 つを選択するレート選択回路とを具備することを特徴とする受信ノード装置。

6. In transfer of the continual media data making use of ATM network, on transmitting end the identical continual media data by the fact that it transmits with the transmission rate which differs respectively depending upon hypothetical channels of the quantity of double less than TXF FR=0002 HE=250 WI=080 LX=1100 LY=0300 greater than, on receiving end changing to the hypothetical channel which conforms to the circumstance of the inside particular receiving end of the aforementioned plural hypothetical channels, being the reception node device which is applied to the continual media data transfer system whose it is possible to receive the data, sending and receiving interface of the aforementioned ATM network it is not, the line of the ATM cell which was transmitted from the aforementioned transmission side node device through the aforementioned ATM network Receiving, reading out the reception data from the reception buffer and the aforementioned reception buffer where the reception data which was assembled from the line of the receiving end ATM network interface device and the aforementioned reception ATM cell which possess the cell assembly function which from the line of that reception ATM cell it assembles in the reception data at least is at one time remembered, with superior utilization expedient and the aforementioned receiving end ATM network interface device which it utilizes rate finite difference of read-out rate of the reception data from reception rate and the aforementioned reception buffer as jitter information according to the detection result of the receiving end jitter detector

7. ATMネットワークとの送受信インタフェースをなし、送信すべきデータをATMセルの列に分解して前記ATMネットワークを介して送信するセル化機能を少なくとも有する送信側ATMネットワークインタフェース装置を備えた送信側ノード装置から、前記ATMネットワークとの送受信インタフェースをなし、前記送信側ノード装置から送信されたATMセルの列を前記ATMネットワークを介して受信して、その受信ATMセルの列から受信データに組み立てるセル組み立て機能を少なくとも有する受信側ATMネットワークインタフェース装置、受信ATMセルの列から組み立てられた受信データが一時記憶される受信バッファ、及び前記受信バッファから受信データを読み出して利用する上位利用手段を備えた受信側ノード装置への連続メディアデータの転送が前記ATMネットワークを用いて行われる連続メディアデータ転送システムにおけるレート制御方法であって、前記受信側ノード装置において、前記受信側ATMネットワークインタフェース装置での受信レートと前記受信バッファからの受信データの読み出しレートとのレート差分を検出し、その検出結果に応じて当該レート差分を表すジッタ情報をジッタ通知ATMセルにより前記受信側ATMネットワークインタフェース装置から前記ATMネットワークを介して前記送信側ノード装置に通知し、前記送信側ノード装置では、前記送信側ATMネットワークインタフェース装置で前記受信側ノード装置からの前記ジッタ通知ATMセルを受信した場合に、その受信

less than DP N=0004 greater than less than TXF FR=0001 HE=020 WI=080 LX=0200 LY=0300 greater than したATMセルからジッタ情報を検出し、その検出したジッタ情報に基づいて前記送信側ATMネットワークインタフェース装置での送信レートを変更制御するようにしたことを特徴とするレート制御方法。

and the aforementioned receiving end jitter detector which it detects one of the aforementioned plural hypothetical channelsThe reception node device which features that the rate selecting circuit which it selects is possessed.

7. In the line of the ATM cell disassembling the data which it is not, should transmit the sending and receiving interface of ATM network, through the aforementioned ATM network, from the transmission side node device which has the transmission side ATM network interface device which possesses the cellulation function which is transmitted at least, sending and receiving interface of the aforementioned ATM network it is not, the reception buffer, and the description above where the reception data which was assembled from the line of the receiving end ATM network interface device and the reception ATM cell which possess the cell assembly function which through the aforementioned ATM network, receiving, from the line of that reception ATM cell assembles the line of the ATM cell which was transmitted from the aforementioned transmission side node device in the reception data at least is at one time rememberedReading out the reception data from the reception buffer, transfer of the continual media data to the receiving end node device which has the superior utilization expedient which it utilizes being the rate control method in the continual media data transfer system which is done making use of the aforementioned ATM network, through the aforementioned ATM network from the aforementioned receiving end ATM network interface device, the jitter information which detects the rate finite difference of reception rate with the aforementioned displays particular rate finite difference according to the detection result receiving end ATM network interface device and read-out rate of the reception data from the aforementioned reception buffer in the aforementioned receiving end node device, with the jitter notification ATM cell the aforementioned transmission side node deviceThe rate control method of featuring that in the aforementioned transmission side node device, when the aforementioned jitter notification ATM cell from the aforementioned receiving end node device is received with the aforementioned transmission side ATM network interface device, that reception less than DP N=0004 greater than less than TXF FR=0001 HE=020 WI=080 LX=0200 LY=0300 greater than that on

the basis of the jitter information which is detected it modifies it tries to notify, to detect jitter information from the ATM cell which is done, to control transmission rate with the aforementioned transmission side ATM network interface device.

Description:

0001 発明の属する技術分野本発明は、動画データに代表される連続性を保証することが必要なマルチメディアデータを A T M 上に乗せて転送する A T M 転送技術を適用した連続メディアデータ転送システムに係り、特に送信側と受信側で正確な転送速度が保証されることが要求される場合の転送レートの微調整を行うのに好適な連続メディアデータ転送システム及びレート制御方法に関する。

0002 従来の技術マルチメディア技術のキー技術として、音声・画像・データ（コードデータ）といったあらゆる形態のデータを転送するネットワーク技術が必要となる。

0003 このネットワーク技術には、
（１）膨大な量のマルチメディアデータを高速で転送すること（２）音声のように低速（64 k b p s）なものから、画像データのように高速（数 M ～ 数 10 M b p s）なものまでの転送帯域のスケラビリティ
（３）マルチメディアデータ自体の特性から音声は遅延を嫌い、動画は遅延やジッタを嫌い、通常のデータ系は転送エラーを嫌うといったように、それぞれ異なる形態、性質のデータをそれぞれ高信頼性を保証しながら転送することが要求される。

0004 現在、これらの条件を満足する高速ネットワーク技術の 1 つとして、A T M（Asynchronous Transfer Mode）と呼ばれる、ユーザの packets を固定長のセルに分解して転送する技術が注目されている。この A T M 転送方式は、packet 交換のつくりやすさ、使いやすさと回線交換の高速性を兼ね備えており、最も注目されている技術である。

0005 上記 A T M 転送技術、つまりマルチメディアデータを A T M 上に乗せて転送する A T M 転送技術を適用した連続メディアデ

0001 Although the technical field to which invention belongs this invention placing the multimedia data whose it is necessary to guarantee the continuity which is represented in the animated picture data on ATM, relates to the continual media data transfer system which applies the ATM transfer technology which it transfers, fine control the transfer rate when it is required that accurate transfer rate is guaranteed on especially transmitting end and receiving end, it regards the ideal continual media data transfer system and rate control method.

0002 Former technology as a key technology of multimedia technology, the audio picture data (the cord/code data) with the network technology which transfers the data of all forms which were said becomes necessary.

0003 (1) transferring the multimedia data of the enormous quantity at high speed (2) like sound low speed (64kbps) from the thing, like the graphics data high speed (quantities 10Mbps of several M~) scalability of transfer zone to the thing (3) delay dislike sound, dislike animated picture, usual data system in order to dislike transfer error, it is required delay and jitter to this network technology, from quality of the multimedia data itself that while guaranteeing the respective high reliability, it transfers the data of form and the character which differ respectively.

0004 ATM (Asynchronous Transfer Mode) with it is called presently, as one of the high-speed network technology which satisfies these conditions, disassembling the packet of the user in the cell of fixed length, the technology which it transfers is observed. This ATM transmission mode making the packed switching is cheap, it is the technology which holds the high-speed characteristic of ease of use and circuit switching, is most observed.

0005 The above-mentioned ATM transfer technology, in other words placing the multimedia data on ATM, the continual media data transfer system which applies

ータ転送システム（ネットワークシステム）における、送信側計算機（サーバ）は、主として、画像データ記憶部に蓄えられている画像データ等のマルチメディアデータを（例えば光ファイバを用いて実現される）A T M ネットワークを介して受信側計算機（クライアント）に転送するネットワーク送受信部と、当該ネットワーク送受信部を含む送信側計算機全体を制御する上位コントローラとから構成される。

0 0 0 6 ネットワーク送受信部は、A T M ネットワークとのインタフェースをネットワークインタフェース装置としての、例えば汎用のA T M N I C（Network Interface Card）と、このA T M N I Cにより送受信されるデータを一時格納するための送受信バッファと、上位コントローラとA T M N I Cとの中間に位置して、当該A T M N I Cを制御するホストC P Uとから構成される。

0 0 0 7 このような構成の送信側計算機において、画像データの送信が必要な場合、上位コントローラからホストC P Uを介して、或いはホストC P Uから直接に、ネットワーク送受信部内のA T M N I Cに対して送信要求が発行される。

0 0 0 8 するとネットワーク送受信部では、送信すべきデータを送信アプリケーションプログラム（以下、送信アプリケーションと略称する）に従って画像データ記憶部から取り込んで送信バッファに書き込む動作がホストC P Uの制御により行われると共に、その送信バッファに書き込まれたデータをA T M N I Cによりネットワークに送信する動作が行われる。ここでは、送信バッファに書き込まれたデータはA T Mセル（cell）と呼ばれる5 3 バイト（byte）のパケットに分解して送信される。

0 0 0 9 一方、受信側計算機も、送信側計算機と同様に、上位コントローラと、A T M N I Cを持つネットワーク送受信部とから構成されている。この受信側計算機のネットワーク送受信部では、送信側計算機から送信されたA T Mセルの列をA T M N I Cにてネットワークから受信してユーザパケットに組み立てて受信バッファに書き込む動作が行われる。また、受信側計算機のネットワーク送受信部では、上記の動作と並行し

the ATM transfer technology which it transfers (the network system) in, for example the transmission side computer (the server), multimedia data such as the graphics data which is stored in the graphics data memory section mainly, (it is actualized making use of the optical fiber) through ATM network, the receiving end computer (the client) from the superior controller which controls side computer the whole transmission which includes the network sending and receiving section and the particular network sending and receiving section which are transferred it is constituted.

0006 The network sending and receiving section is formed the interface of ATM network as the network interface device, being categorized to the center of sending and receiving buffer and superior controller and ATM NIC in order to house the data which sending and receiving is done at one time for example general-purpose ATM NIC (Network Interface Card) with, by this ATM NIC, from the host CPU which controls particular ATM NIC.

0007 In the transmission side computer of this kind of constitution, when transmission of the graphics data is necessary, through host CPU from the superior controller, or directly, request to send is issued from host CPU vis-a-vis ATM NIC of network sending and receiving circles.

0008 When in the network sending and receiving section, the data which it should transmit transmission application is programmed (below, transmission application abbreviates) following, taking in from the graphics data memory section, as the operation which you write to the transmission buffer it is done by the control of host CPU, the operation which transmits the data which was written to that transmission buffer to network with ATM NIC is done. Here, as for the data which was written to the transmission buffer the ATM cell (cell) with 53 bytes which are called (byte) disassembling in the packet, it is transmitted.

0009 On the one hand, also the receiving end computer is formed, same as the transmission side computer, from the superior controller and the network sending and receiving section which has ATMNIC. In the network sending and receiving section of this receiving end computer, at ATM NIC receiving the line of the ATM cell which was transmitted from the transmission side computer from

て、受信バッファに書き込まれたデータを受信アプリケーションプログラム（以下、受信アプリケーションと略称する）に従って読み出して画像データ記憶部に格納する動作も行われる。

0010 さて、上記の連続メディアデータ転送システムにおいて、送信側が一定のレートで送信するための代表的な方式として、
 (1) 図13に示すように、インターバルIと個数Nを指定し、その範囲で一定のレートで送りながら、微細なずれを補正するセルを、或る個数のセルに対して或る個数の割合で追加する方式 (2) 図14に示すように、スケジューリングリスト（スケジューリングテーブル）を持ち、そのリストに従いスケジューリングしながら送信する方式等が知られている。

0011 発明が解決しようとする課題上記した従来の送信レート調整方式では、部分的には（つまり短い時間間隔では）レートの調整は可能である。しかし、映画の放映などのように長時間（2, 3時間、或いはそれ以上）にわたるマルチメディアデータ（ビデオデータ）の転送では、長い時間間隔の中で見るとジッタが蓄積していく虞 less than DP N=0005 greater than がある。

0012 このような状態になると、（問題A）送信バッファへの書き込みレート＝送信レート＝受信バッファからの読み出しレートでないと、送信アプリケーション或いは受信アプリケーションでの処理でオーバーフローやアンダーフローを起こしてしまう。

0013 （問題B）送信側のデータ転送レートの決定方式は種々あり、それら全てに対して受信アプリケーションでの処理レートを保証することは困難であるという問題が発生する。

0014 そこで、この種の問題に対処するために、図15に示すように、受信アプリケーション151から送信アプリケーション152に対し、上位レベルでの例えばバックプレッシャ方式等によるフィードバック制御153を行うことで、送信側の転送量を制御する手法が比較的容易に考えられる。

network, assembling in the user packet, the operation which you write to the reception buffer is done. In addition, in the network sending and receiving section of the receiving end computer, in parallel with the above-mentioned operation, the reception application program (below, reception application it abbreviates) following the data which was written to the reception buffer reading out, also the operation which it houses in the graphics data memory section is done.

0010 Well, as (1) as typical system because transmitting end transmits at fixed rate in the above-mentioned continual media data transfer system, shown in Figure 13, while the interval appointing I and quantity N, in the range sending at fixed rate, the cell which revises the minute gap, as the system which adds in ratio of the or ru quantity vis-a-vis the cell of the or ru quantity (2) shown in Figure 14, while scheduling to do the scheduling list (the scheduling table) with, in accordance with that list the system and the like which is transmitted is known.

0011 Problem to be solved by the invention, with the former transmission rate adjustment system which describes, (it is plugged partly and at brief interval) as for adjustment of rate it is possible. But, like televising and the like the movie long haul (2,3 hours, or above that) the multimedia data which covers (the video data) with transfer, when you see in long haul interval, there is an apprehension less than DP N=0005 greater than which jitter keeps accumulating.

0012 When it becomes this kind of state, unless (problem A) it is read-out rate from the entry rate = transmission rate = reception buffer to the transmission buffer, overflow and underflow are caused with processing with transmission application or reception application.

0013 (Problem B) as for decision procedure of data transfer rate of transmitting end it is various, as for guaranteeing the processing rate with reception application vis-a-vis those everything the problem that occurs it is difficult.

0014 Then, as in order to cope with the problem of this kind, shown in Figure 15, for example it is at superior level, from reception application 151 vis-a-vis transmission application 152, by the fact that closed-loop control with back pressure system and the like 153, you

0015 しかし、この上位レベルでのフィードバック制御では、（問題1）書き込みレート、送信レート（転送レート）及び読み出しレートが微妙に異なる場合には対応できない（問題2）送信側と受信側の各々の処理速度が高速な場合には制御が困難（問題3）上記問題Bには対応できないといった問題がある。

0016 本発明は上記事情を考慮してなされたものでその目的は、長時間にわたる連続メディアデータの転送でもジッタが蓄積するのが防止できる連続メディアデータ転送システム及びレート制御方法を提供することにある。

0017 課題を解決するための手段本発明は、送信側ノード装置から受信側ノード装置への連続メディアデータの転送にATMネットワークを用いた連続メディアデータ転送システムにおいて、上記受信側ノード装置に、ATMネットワークとの送受信インタフェースなし、送信側ノード装置から送信されたATMセルの列をATMネットワークを介して受信して、その受信ATMセルの列から受信データに組み立てるセル組み立て機能を少なくとも有する受信側ATMネットワークインタフェース装置と、上記受信ATMセルの列から組み立てられた受信データが一時記憶される受信バッファと、この受信バッファから受信データを読み出して利用する上位利用手段と、上記受信側ATMネットワークインタフェース装置での受信レートと受信バッファからの受信データの読み出しレートとのレート差分を検出し、その検出結果に応じて当該レート差分を表すジッタ情報をジッタ通知ATMセルにより受信側ATMネットワークインタフェース装置からATMネットワークを介して送信側ノード装置に通知させる受信側ジッタ検出回路とを設けると共に、上記送信側ノード装置に、ATMネットワークとの送受信インタフェースをなし、送信すべきデータをATMセルの列に分解してATMネットワークを介して受信側ノード装置に送信するセル化機能を少なくとも有する送信側ATMネットワークインタフェース装置と、この送信側ATMネットワークインタフェース装置で受信側ノード装置からのジッタ通知ATMセルを受信した場合に、その受信したATMセルからジッタ情報を検出する送信側ジッタ検出回路と、この送信側ジッタ検出回路により検出されたジッタ情報に基づいて送信側ATMネットワークインタフェース装置での送信レートを変更制御するレート制御手段とを設けたことを特徴とする。

can think the technique which controls the transfer quantity of transmitting end relatively easily.

0015 But, with closed-loop control at this superior level, (problem 1) entry rate and transmission rate (transfer rate) and it reads out and when rate differs delicately, it cannot correspond, (problem 2) each operation time of transmitting end and receiving end high speed when there is a problem that difficulty (problem 3) it cannot correspond to the above-mentioned problem B control.

0016 As for this invention considering the above-mentioned circumstance, being something which you can do, as for the purpose, even with transfer of the continual media data which covers long haul are the continual media data transfer system which can prevent the fact that jitter accumulates and the times when rate control method is offered.

0017 Measures to solve the problem this invention, in the above-mentioned receiving end node device, sending and receiving interface of ATM network is not in the continual media data transfer system which uses ATM network for transfer of the continual media data to the receiving end node device from the transmission side node device, from the reception buffer and this reception buffer where the reception data which was assembled from the line of the receiving end ATM network interface device and the above-mentioned reception ATM cell which possess the cell assembly function which through ATM network, receiving, from the line of that reception ATM cell assembles the line of the ATM cell which was transmitted from the transmission side node device in the reception data at least is at one time remembered Reading out the reception data, as it detects of superior utilization expedient and the rate finite difference of reception rate with the above-mentioned receiving end ATM network interface device and the read-out rate of the reception data from the reception buffer which it utilizes, through ATM network from the receiving end ATM network interface device, the jitter information which displays particular rate finite difference according to the detection result with the jitter notification ATM cell it provides the receiving end jitter detector which is made to notify to the transmission side node device, in the above-mentioned transmission side node device, disassembling the data which it is not, should transmit the sending and receiving interface of ATM network in the

line of the ATM cell, through ATM network, it receivesTo the case where the jitter notification ATM cell from the receiving end node device is received with the transmission side ATM network interface device and this transmission side ATM network interface device which possess the cellulation function which is transmitted to the side node device at least, it features that the rate control means which it modifies controls transmission rate with the transmission side ATM network interface device are provided on the basis of the jitter information which is detected that by the transmission side jitter detector and this transmission side jitter detector which detect jitter information from the ATM cell which is received.

0018 このような構成において、受信側ノード装置のジッタ検出回路（受信側ジッタ検出回路）は、受信側 A T M ネットワークインタフェース装置での受信レートと受信バッファからの受信データの読み出しレートとを監視して、そのレート差分を算出することで、当該レート差分を検出する。このレート差分を検出した時点で、受信側ノード装置では、当該受信側ノード装置自身の受信動作状況を反映したジッタ発生状況を把握することができる。したがって、このジッタ発生状況（レート差分）に応じて受信側でのレートの微調整を行うことも可能である。

0018 At the time of this kind of constituting, the jitter detector of the receiving end node device (the receiving end jitter detector), watching with the reception rate with the receiving end ATM network interface device and the read-out rate of the reception data from the reception buffer, by the fact that it calculates the rate finite difference, it detects particular rate finite difference. At the point in time when this rate finite difference is detected, in the receiving end node device, it is possible to grasp the jitter occurrence circumstance which reflects particular receiving end node device itself reception operational circumstance. Therefore, this jitter occurrence circumstance (rate finite difference) according to, also it is possible fine control the rate on receiving end.

0019 受信側ジッタ検出回路で検出されたレート差分は、例えば（その絶対値が）基準値を超えている場合に当該受信側ジッタ検出回路からの要求に応じて、受信側 A T M ネットワークインタフェース装置によりジッタ情報として A T M セル（ジッタ通知セル）を用いて送信側ノード装置に通知される。ここで、A T M セル（ジッタ通知セル）を用いた送信側ノード装置へのジッタ情報通知には、空きレート或いは特定仮想チャネルを使用するとよい。

0019 The rate finite difference which is detected with the receiving end jitter detector is notified to the transmission side node device the ATM cell (the jitter notification cell) of making use for example (the absolute value) in compliance with the request from the particular receiving end jitter detector, with the receiving end ATM network interface device as jitter information when it exceeds reference level. Here, the ATM cell (the jitter notification cell) to the jitter information notification to the transmission side node device which is used, empty rate or the specific hypothetical channel should have been used.

0020 送信側ノード装置では、送信側 A T M ネットワークインタフェース装置で受信される A T M セルのうち、上記ジッタ通知セルから復元されるジッタ情報を送信側ジッタ検出回路にて検出するようにしており、当該ジッタ情報が検出された場合には、レート制御

0020 In the transmission side node device, among the ATM cells which are received with the transmission side ATM network interface device, at the transmission side jitter detector we have tried to detect the jitter information which is reconstructed from the above-

手段により当該ジッタ情報に基づいて送信側 A T Mネットワークインタフェース装置での送信レートが変更制御される。

0 0 2 1 このように、送信側ノード装置と A T Mネットワークを介して接続される受信側ノード装置での受信動作状況を表す、受信レートと受信バッファからの読み出しレートとの差分が、（例えば、その差分の絶対値が基準値を超えるか否かといった一定の条件に従って）ジッタ情報として、A T Mネットワークインタフェース装置のレベルで送信側ノード装置に A T Mセル（ジッタ通知 A T Mセル）を用いて速やかに通知され、つまり短パケットでフィードバックされ、その通知されたジッタ情報に基づいて A T Mネットワークインタフェース装置 less than DP N=0006 greater than での送信レートが動的に変更制御（補正）されるため、長時間にわたる連続メディアデータの転送でもジッタが蓄積するのが防止でき、前記（問題 A）及び（問題 B）に対処可能となる。

0 0 2 2 ここで、受信側ノード装置において、上記受信側ジッタ検出回路に代えて、受信バッファからの受信データの読み出しレートを検出し、その読み出しレートを読み出しレート通知 A T Mセルにより受信側 A T Mネットワークインタフェース装置から A T Mネットワークを介して送信側ノード装置に通知させる読み出しレート検出回路を用いると共に、送信側ノード装置では、上記送信側ジッタ検出回路に代えて、受信側ノード装置から送られた読み出しレート通知 A T Mセルから受信側ノード装置での読み出しレートを検出し、現在の送信レートと当該読み出しレートとのレート差分をジッタ情報として検出する新たな送信側ジッタ検出回路を用いる構成とすることも可能である。

0 0 2 3 このように、受信ノード装置側だけで計算処理を伴うジッタ検出を行うのではなく、送信側ノード装置と受信側ノード装置とで分担してジッタ検出を行う構成とすること

mentioned jitter notification cell, when particular jitter information is detected, transmission rate with the transmission side ATM network interface device is modified is controlled with rate control means on the basis of particular jitter information.

0021 This way, through the transmission side node device and ATM network, reception operational circumstance with the receiving end node device which is connected is displayed, for example finite difference of reception rate and read-out rate from the reception buffer, (, to be notified rapidly following to the fixed condition) as jitter information, the ATM cell (the jitter notification ATM cell) of making use to the transmission side node device at level of the ATM network interface device, whether or not absolute value of that finite difference exceeds reference level, in other words to be fed back with the packet shortly, that on the basis of the jitter information which is notified ATM network interface device less than DP N=0006 greater Because the transmission rate with than dynamically control of modification (revision) it is done, be able to prevent the fact that jitter accumulates even with transfer of the continual media data which covers long haul, the description above (problem A) and (problem B) it becomes coping possible.

0022 Here, replacing to the above-mentioned receiving end jitter detector in the receiving end node device, as it detects the read-out rate of the reception data from the reception buffer, reads out that read-out rate and through ATM network from the receiving end ATM network interface device with the rate notification ATM cell, it uses the read-out rate detector which is made to notify to the transmission side node device, in the transmission side node device, to detect the read-out rate with the receiving end node device from the read-out rate notification ATM cell which it replaces to the above-mentioned transmission side jitter detector, is sent from the receiving end node device, present transmission rate and particular read-out rate With also it is possible to make the constitution which uses the new transmission side jitter detector which detects rate finite difference as jitter information.

0023 This way, it is not to do the jitter detection where on just reception node device side accompanies computing, with the transmission side node device and the receiving end node device it allots and by

で、両ノード装置の負荷分散を図ることが可能となる。ここでは、送信レートと受信バッファからの読み出しレートとのレート差分が検出される点で、受信レートと受信バッファからの読み出しレートとのレート差分が検出される先の構成とは相違するが、受信レートは送信レートに追従することから、前者のレート差分をジッタ情報として用いることは可能である。

0024 また本発明は、送信側ノード装置に、同一連続メディアデータを複数の仮想チャネルにより異なる送信レートで送信側 ATM ネットワークインタフェース装置から送信させるレート制御手段を設けると共に、受信側ノード装置には、受信側 ATM ネットワークインタフェース装置での受信レートと前記受信バッファからの受信データの読み出しレートとのレート差分をジッタ情報として検出する受信側ジッタ検出回路と、このジッタ検出回路の検出結果に応じて上記複数の仮想チャネルの 1 つを選択するレート選択回路とを設けた構成とすることをも特徴とする。

0025 このような構成において、受信側ノード装置では、受信レートと受信バッファからの受信データの読み出しレートとの差分（レート差分）を検出した時点で、つまり受信側ノード装置にてジッタ発生状況を検出した時点で、送信側ノード装置と通信を行うことなく直ちに、同一連続メディアデータの送信に用いられている上記複数の仮想チャネルのうち、検出したジッタ発生状況に適合した送信レートでの送信に用いられている仮想チャネルが受信処理の対象として選択されるため、簡易な構成でありながら、ジッタ発生に極めて速やかに対処できる。

0026 ここで、受信側ジッタ検出回路に、検出したジッタ情報をジッタ通知 ATM セルにより受信側 ATM ネットワークインタフェース装置から ATM ネットワークを介し

the fact that it makes the constitution which does jitter detection, it becomes possible to assure the load distribution of both node device. Here, in transmission rate and the point where rate finite difference of read-out rate from the reception buffer is detected, it differs with reception rate and the constitution ahead of the read-out rate from the reception buffer rate finite difference is detected, but as for reception rate from the fact that it follows to transmission rate, it is possible to use the rate finite difference of former as jitter information.

0024 In addition this invention, as in the transmission side node device, the identical continual media data the rate control means which at the transmission rate which differs depending upon the plural hypothetical channels are made to transmit from the transmission side ATM network interface device are provided, in the receiving end node device, rate finite difference of read-out rate of the reception data from reception rate and the aforementioned reception buffer as jitter information according to the detection result of the receiving end jitter detector and this jitter detector which it detects selects one of the above-mentioned plural hypothetical channels makes the constitution which provides with the rate selecting circuit which with the receiving end ATM network interface device makes feature.

0025 At the time of this kind of constituting, in the receiving end node device, because finite difference of reception rate and read-out rate of the reception data from the reception buffer (rate finite difference) at the point in time when it detects, in other words at the receiving end node device at the point in time when jitter occurrence circumstance is detected, it is selected, without the transmission side node device and communicating at once, among the above-mentioned plural hypothetical channels which are used for the transmission of the identical continual media data, the hypothetical channel which is used for the transmission at the transmission rate which conforms to the jitter occurrence circumstance which is detected as the object of reception processing it is simple constitution, Quite it can cope with jitter occurrence rapidly.

0026 The case which here, in the receiving end jitter detector, the jitter information which is detected through ATM network from the receiving end ATM network interface device, with the jitter

て送信側ノード装置に通知させる機能を持たせる一方、送信側ノード装置に、受信側ノード装置からのジッタ通知 A T M セルにより通知されたジッタ情報を検出する送信側ジッタ検出回路を設け、更に上記レート制御手段に、同一連続メディアデータを複数の仮想チャンネルにより送信させる際の送信レートを表すパラメータ組が複数登録されたパラメータリストと、上記送信側ジッタ検出回路の検出結果に応じて当該パラメータリストからパラメータ組を 1 つ選択するパラメータ決定回路と、この選択されたパラメータ組に従って上記複数の仮想チャンネルでの送信レートを切り替え制御する制御回路とを持たせた構成とするといふ。

0027 このような構成では、複数の仮想チャンネルを用いた同一連続メディアデータの送信の送信レートが、受信側ノード装置から通知されるジッタ情報に応じて動的に変更されるため、より緻密なレート制御が可能となる。

0028 また本発明は、上記パラメータリストを有するレート制御手段に、送信側ジッタ検出回路の検出結果を監視して監視結果に基づいて上記パラメータリスト中の複数のパラメータ組を更新する更新手段を追加したことをも特徴とする。

0029 このような構成においては、システム状態の変動に伴うジッタの変動に応じて、パラメータリスト中の複数のパラメータ組の内容が変更されるため、より一層緻密なレート制御が可能となる。なお、送信側ジッタ検出回路の検出結果を監視するのに、一定時間単位にジッタ値の平均とり、その平均値をもとに上記複数のパラメータ組の内容を変更するといふ。

0030 発明の実施の形態以下、本発明の実施の形態につき図面を参照して説明す

notification ATM cell although the function which is made to notify to the transmission side node device can be given in the transmission side node device, provides the transmission side jitter detector which detects the jitter information which is notified by the jitter notification ATM cell from the receiving end node device, furthermore in the above-mentioned rate control means, it makes the identical continual media data transmit with the plural hypothetical channels the parameter group which displays transmission rate plural groups the parameter list and the above-mentioned transmitting end which are registered. It should have made the constitution which with the parameter decisive circuit which is selected and this following 1 parameter groups to the parameter group which is selected from the particular parameter list according to the detection result of the jitter detector, it changes the transmission rate with the above-mentioned plural hypothetical channels and the control circuit which is controlled can be given.

0027 With this kind of constitution, because transmission rate of transmission of the identical continual media data which uses the plural hypothetical channels, it is modified dynamically according to the jitter information which is notified from the receiving end node device, finer rate control becomes possible.

0028 In addition this invention in the rate control means which possess the above-mentioned parameter list, watching the detection result of the transmission side jitter detector, designates also that it adds the renewal expedient which renews the plural parameter groups in the above-mentioned parameter list on the basis of the supervisory result as feature.

0029 At the time of this kind of constituting, because contents of plural parameter groups in the parameter list are modified according to the fluctuation of the jitter which accompanies the fluctuation of system state, more finer rate control becomes possible. Furthermore, although the detection result of the transmission side jitter detector is watched, in the fixed time unit on the basis of the average taking and the mean value of jitter value contents of the above-mentioned plural parameter groups should have been modified.

0030 Referring to the plan form of execution of invention below,

る。

0031 [第1の実施形態] 図1は本発明の第1の実施形態に係る連続メディア転送システムのシステム構成の概略を示すブロック図である。

0032 同図において、10はマルチメディアデータを転送する送信側ノード装置としてのサーバ(サーバ計算機)、例えばビデオデータを転送するビデオサーバ、20はビデオサーバ10からビデオデータ(マルチメディアデータ)の供給を受ける受信側ノード装置としてのクライアント(クライアント計算機)である。ビデオサーバ10及びクライアント20(つまりノード10、20)は例えば光ファイバを用いて実現されるATMネットワーク30に接続されている。なお、図では簡略化のために、ATMネットワーク30に接続されるクライアント20が1台だけ示されているが、複数接続されるのが一般的である。ビデオサーバ10及びクライアント20は例えばワークステーション、パーソナルコン less than DP N=0007 greater than ピュータ等の情報処理装置を用いて実現される。

0033 図2は図1中のビデオサーバ10の構成を示すブロック図である。同図に示すように、ビデオサーバ10は、ネットワーク送受信部11と、上位コントローラ12と、画像データ記憶部13とから構成される。

0034 ネットワーク送受信部11は、ATMネットワーク30とのインタフェースをなし、当該ネットワーク30との間でATMによりビデオデータ等の連続メディアデータの入出力を司るネットワークインタフェース装置、例えばATM NIC111を有しており、当該ATM NIC111を用いてATMネットワーク30との間でマルチメディアデータの送受信を行う。

0035 ネットワーク送受信部11は、上記ATM NIC111の他に、ATM NIC111による送信の対象となるデータを一時格納するための送信バッファ112aと、ATM NIC111により受信されたデータを一時格納するための受信バッファ112bと、ホストCPU113と、本発明に直接関係するレート制御部114とから構成される。なお、送信バッファ112a及び受信バッファ112bをATM NIC111内に持たせることも可能である。

concerning the form of execution of this invention, you explain.

0031 1st execution form Figure 1 is the block diagram which shows the outline of system configuration of the continual media transfer system which relates to the 1st execution form of this invention.

0032 In the same figure, as for 10 the server as the transmission side node device which transfers the multimedia data (the server computer), the video server who for example transfers the video data, 20 is the client the video data (the multimedia data) as the receiving end node device which receives supply from video server 10 (the client computer). Video server 10 and the client 20 (it is plugged and for example node 10,20) it is connected to the ATM network 30 which is actualized making use of the optical fiber. Furthermore, in the figure the client 20 who is connected to ATM network 30 for simplifying, is shown just 1, but plural it is general to be connected. For example as for video server 10 and client 20 it is actualized making use of the information processing equipment of the work station and the pasonarukon less than DP N=0007 greater than pewter etc.

0033 Figure 2 is the block diagram which shows the constitution of video server 10 in figure 1. As shown in the same figure, video server 10 is formed, from network sending and receiving section 11 and superior controller 12 and graphics data memory section 13.

0034 Interface of ATM network 30 there is no network sending and receiving section 11, with particular network 30 the network interface device which administers the input/output of continual media data such as video data with ATM, for example we have possessed ATM NIC111, sending and receiving of the multimedia data is done with ATM network 30 making use of particular ATM NIC111.

0035 Network sending and receiving section 11 is formed, from reception buffer 112b in order to house the data which is received to other than description above ATM NIC111, by transmission buffer 112a in order to house the data which becomes the object of the transmission due to ATM NIC111 at one time and ATM NIC111 at one time and host CPU113 and the rate control section 114 which is related to this invention directly. Furthermore, also it is possible to be able to give transmission buffer 112a and reception buffer 112b inside ATM

0036 ATM NIC111には、SAR (Segmentation And Reassembly) LSIと呼ばれるLSI (ATM LSI) 111a、光モジュール111b、及び本発明に直接関係するジッタ検出回路111cが搭載されている。このジッタ検出回路111cがATM LSI111aに内蔵される構成であってもよい。

0037 ATM LSI111aは、上位コントローラ12から送信要求31がホストCPU113を介して与えられた場合に、要求されたデータをATMセルと呼ばれる53バイトのパケットに分解するセル化機能と、ATMネットワーク30から受信したセルをユーザパケットに組み立てる組み立て機能を有する。またATM LSI111aは、送受信完了の時点でホストCPU113に対して割り込みを発生しその旨を通知する機能を有する。

0038 光モジュール111bは、ATM LSI111aから出力されたATMセルを光のレベルに変換してATMネットワーク30に送出すると共に、ATMネットワーク30から受信したATMセルを電気信号に変換してATM LSI111aに出力する光/電気変換機能を有する。

0039 ジッタ検出回路111cは、クライアント20からATMネットワーク30を介して転送される後述するジッタ通知セルから復元されるジッタ情報(ジッタ値)の検出を行い、対応するジッタ情報通知32をレート制御部114に対して直接に、上位コントローラ12に対して直接またはホストCPU113経由で出力する。

0040 ホストCPU113は、上位コントローラ12とATM NIC111との中間に位置して、当該ATM NIC111を制御する。ホストCPU113は、ジッタ検出回路111cからジッタ情報通知32が送られた場合、レート制御部114に対し送信レートのパラメータ変更要求33を発行する。

0041 レート制御部114は、ジッタ検出回路111cからのジッタ情報通知32に応じて送信レートパラメータを決定し、上位コントローラ12またはホストCPU113からのパラメータ変更要求33に応じて、この決定した送信レートパラメータでの送信レート制御に切り替える機能を持つ。

NIC111.

0036 SAR (Segmentation And Reassembly) LSI which is called LSI (ATM LSI) 111a, optical module 111b, and the jitter detector 111c which is related to this invention directly are loaded in ATM NIC111. It is possible to be the constitution where this jitter detector 111c is built in to ATM LSI111a.

0037 As for ATM LSI111a, request to send 31 through host CPU113 from superior controller 12, when it is given, it possesses the assembly function which assembles the cell which is received from cellulation function and the ATM network 30 which are disassembled in the packet of 53 bytes which are called the data which is required the ATM cell in the user packet. In addition ATM LSI111a generates the interruption at point in time of sending and receiving completion vis-a-vis host CPU113 and possesses the function which notifies the effect.

0038 Optical module 111b converting the ATM cell which is output from ATM LSI111a to the level of light, as it forwards to ATM network 30, converting the ATM cell which it receives from ATM network 30 to the electric information, has the optical/electric conversion function which it outputs to ATM LSI111a.

0039 The jitter detector 111c is transferred, through ATM network 30 from client 20, the jitter information which is reconstructed from the jitter notification cell which it mentions later (jitter value) to detect, directly, directly or is output by way of host CPU113 vis-a-vis superior controller 12 the jitter information notification 32 which corresponds vis-a-vis rate control section 114.

0040 Host CPU113, superior controller being categorized to the center of 12 and ATM NIC111, controls particular ATM NIC111. Host CPU113, when jitter information notification 32 is sent from the jitter detector 111c, issues the parameter change request 33 of transmission rate vis-a-vis rate control section 114.

0041 Rate control section 114 decides transmission rate parameter according to the jitter information notification 32 from of the jitter detector, 111c this has the function which is changed to the transmission rate control with the transmission rate parameter which is decided superior controller 12 or according to the parameter change request 33 from of host CPU113.

0042 上位コントローラ 12 は、送信アプリケーション等のアプリケーションプログラムの実行機能を有し、ネットワーク送受信部 11 を含むシステム全体を制御する。上位コントローラ 12 は、ジッタ検出回路 111c から直接にジッタ情報通知 32 が送られた場合、レート制御部 114 に対しパラメータ変更要求 33 を発行する。

0043 画像データ記憶部 13 は、送信すべき画像データ等のマルチメディアデータを蓄積しておくのに用いられるもので、例えばハードディスク装置である。

0044 図 3 は図 1 中のクライアント 20 の構成を示すブロック図である。同図に示すように、クライアント 20 は、ネットワーク送受信部 21 と、受信アプリケーション等のアプリケーションプログラムの実行機能を有し、ネットワーク送受信部 21 を含むシステム全体を制御する上位コントローラ 22 と、受信した画像データ等のマルチメディアデータを記憶するのに用いられる画像データ記憶部 23 とから構成される。

0045 ネットワーク送受信部 21 は、ATM ネットワーク 30 とのインタフェースをなすネットワークインタフェース装置としての ATM NIC 211 と、当該 ATM NIC 211 による送信の対象となるデータを一時格納するための送信バッファ 212a と、当該 ATM NIC 211 により受信されたデータを一時格納するための受信バッファ 212b と、上位コントローラ 22 と ATM NIC 211 との中間に位置して、当該 ATM NIC 211 を制御するホスト CPU 213 と、本発明に直接関係するジッタ検出回路 214 とから構成される。

0046 ジッタ検出回路 214 は、ATM NIC 211 内の ATM LSI 211a でのデータの受信レート（実受信レート）と受信バッファ 212b からのデータの読み出し（取り出し）レートとの差分を計算し、その計算結果をジッタ検出結果として通知するためのジッタ情報通知 42 を上位コントローラ 22 に直接にまたはホスト CPU 213 を介して間接に出力する。

0047 ATM NIC 211 には、図 2 中の ATM LSI 111a 及び光モジュール 111b に相当する、ATM LSI 211a 及び光モジュール 211b less

0042 Superior controller 12 has the execution function of the application program of transmission application, and the like controls the whole system which includes network sending and receiving section 11. Superior controller 12, when jitter information notification 32 is sent from the jitter detector 111c directly, issues parameter change request 33 vis-a-vis rate control section 114.

0043 As for graphics data memory section 13, although multimedia data such as the graphics data which it should transmit is accumulated being something which is used, for example it is the hard disk device.

0044 Figure 3 is the block diagram which shows the constitution of client 20 in figure 1. As shown in same figure, although client 20, network sending and receiving section possesses the execution function of the application program of 21 and reception application, etc the superior controller 22 which controls the whole system which includes network sending and receiving section 21 and, remembers multimedia data such as the graphics data which is received, from the graphics data memory section 23 which is used it is constituted.

0045 Network sending and receiving section 21 is formed as the network interface device which forms the interface of ATM network 30 ATM NIC211 reception buffer 212b in order to house the data which is received transmission buffer 212a in order to house the data which becomes the object of the transmission due to ATM NIC211 and particular at one time by and, particular ATM NIC211 at one time and superior controller being categorized to the center of 22 and ATM NIC211, from the host CPU213 which controls particular ATM NIC211 and the jitter detector 214 which is related to this invention directly.

0046 The jitter detector 214 reception rate of the data with of ATM LSI211a inside ATM NIC211 (actual reception rate) with read-out of the data from of reception buffer 212b (the removal) calculates the finite difference of rate, directly or through host CPU213 in superior controller 22, outputs the jitter information notification 42 in order to notify the calculation result as the jitter detection result indirectly.

0047 It is suitable to ATM LSI111a in figure 2 and optical module 111b in ATM NIC211, ATM LSI211a and optical module 211b less than DP N=0008

than DP N=0008 greater than が搭載されている。A T M L S I 1 2 1 1 a は、セル化機能と組み立て機能を有しており、ホスト C P U 2 1 3 からジッタ通知セル送信要求 4 1 が与えられた場合には、そのセル化機能により、要求されたジッタ情報をビデオサーバ 1 0 に通知するための A T M セル（ジッタ通知セル）に分解して、光モジュール 2 1 1 b から A T M ネットワーク 3 0 を介してビデオサーバ 1 0 に送信する。ここでジッタ通知セルの送信には、空きレート或いは仮想チャネル（Virtual Channel、以下 V C と称する）が使用される。

0 0 4 8 図 4 は図 2 中のレート制御部 1 1 4 の構成を示すブロック図である。同図に示すように、レート制御部 1 1 4 は、複数、例えば 2 つのレート制御パラメータ設定部 1 1 4 a , 1 1 4 b と、パラメータ決定回路 1 1 4 d と、レート切り替え回路 1 1 4 e と、レート制御回路 1 1 4 f とから構成される。

0 0 4 9 レート制御パラメータ設定部 1 1 4 a , 1 1 4 b は、現在使用中のレート制御パラメータまたは次に使用すべきレート制御パラメータを設定記憶するのに用いられる。パラメータ決定回路 1 1 4 d は、ジッタ検出回路 1 1 1 c からのジッタ情報通知 3 2 に応じて最適レート制御パラメータを決定し、レート制御パラメータ設定部 1 1 4 a , 1 1 4 b の一方に設定する。

0 0 5 0 レート切り替え回路 1 1 4 e は、上位コントローラ 1 2 またはホスト C P U 1 1 3 からのパラメータ変更要求 3 3 に応じてレート制御パラメータの切り替えを行う。レート制御回路 1 1 4 f は、レート切り替え回路 1 1 4 e によって切り替えられたレート制御パラメータにより A T M N I C 1 1 1 での送信レートの制御を行う。

0 0 5 1 次に本実施形態の動作を説明する。ビデオサーバ 1 0 において、クライアント 2 0 への画像データの送信が必要な場合、上位コントローラ 1 2 からホスト C P U 1 1 3 を介して、或いはホスト C P U 1 1 3 から直接に、ネットワーク送受信部 1 1 内の A T M N I C 1 1 1 に対して送信要求 3 1 が発行される。

0 0 5 2 するとネットワーク送受信部 1 1 では、送信すべきデータを送信アプリケーションに従って画像データ記憶部 1 3 から取り込んで送信バッファ 1 1 2 a に書き込む動作がホスト C P U 1 1 3 の制御により行われる。これと並行して、送信バッファ 1 1 2 a に書き込まれたデータを A T M N I C 1

greater than are loaded. ATM LSI1211a has had cellulation function and assembly function, when it can give jitter notification cell request to send 41 from host CPU213, the ATM cell in order to notify the jitter information which is required by that cellulation function, to video server 10 (the jitter notification cell) disassembling, through ATM network 30 from optical module 211b, it transmits to video server 10. Empty rate or the hypothetical channel (Virtual Channel, names below VC) is used for the transmission of the jitter notification cell, here.

0048 Figure 4 is the block diagram which shows the constitution of rate control section 114 in figure 2. As shown in the same figure, rate control section 114 is formed, plural, for example from two rate control parameter setting sections 114a, 114b and the parameter decisive circuit 114d and the rate change circuit 114e and the rate control circuit 114f.

0049 Rate control parameter setting section 114a and 114b are used although it sets remembers the rate control parameter which presently is in the midst of using or the rate control parameter which it should use next. The parameter decisive circuit 114d decides optimum rate control parameter according to the jitter information notification 32 from of the jitter detector, 111c rate control parameter setting section 114a and 114b sets on the one hand.

0050 The rate change circuit 114e changes rate control parameter superior controller 12 or according to the parameter change request 33 from of host CPU113. As for the rate control circuit 114f, it controls the transmission rate with of ATM NIC111 with the rate control parameter which is changed by the rate changing circuit 114e.

0051 Operation of this execution form is explained next. In video server 10, when transmission of the graphics data to of client 20 is necessary, through host CPU113 from superior controller 12, or directly, request to send 31 is issued from host CPU113 vis-a-vis ATM NIC111 inside network sending and receiving section 11.

0052 When it does, in network sending and receiving section 11, following the data which it should transmit to transmission application, taking in from graphics data memory section, 13 the operation which you write to transmission buffer 112a it is done by the control of

11内のATM LSI111aが取り出して、ATMネットワーク30を介してクライアント20に送信する動作が行われる。

0053ここでレート制御部114内のレート制御パラメータ設定部114a, 114bのうちの例えばレート制御パラメータ設定部114aには、要求された画像データをクライアント20に送信するのに必要な送信レートを示すレート制御パラメータの初期値(例えば、10Mbpsの送信レートを示すレート制御パラメータ)がパラメータ決定回路114dによって設定されており、その初期値がレート切り替え回路114eにより選択されてレート制御回路114fに与えられているものとする。

0054この場合、レート制御回路114fは、レート切り替え回路114eにより選択されているレート制御パラメータの示す送信レート(10Mbps)をATMNIC111内のATM LSI111aに設定し、その送信レートでの送信を行わせる。

0055したがってATM LSI111aでは、送信バッファ112aに書き込まれたデータをセル化機能によりATMセルの列に分解して、レート制御部114により設定された送信レートで光モジュール111bよりATMネットワーク30を介してクライアント20に送信する動作が行われる。

0056一方、クライアント20では、ビデオサーバ10(内のATM LSI111a)からATMネットワーク30を介して送信されたATMセルの列を、ネットワーク受信部21内のATM NIC211に内蔵されたATM LSI211aにより受信して、その組み立て機能を用いてユーザパケットに組み立てて受信バッファ212bに書き込む動作が行われる。このATM LSI211aでの基準の受信レートは、ビデオサーバ10からの画像データ(マルチメディアデータ)送信前に当該ビデオサーバ10との間で決められて予め設定されているものとする。ここでは、基準受信レート(設定受信レート)には上記送信レートの初期値(10Mbps)に一致する値が用いられる。

0057また、ATM LSI211aによるATMセルの受信と、受信ATMセルの列のユーザパケットへの組み立てと、組

host CPU113. In parallel with this, ATM LSI111a inside ATM NIC111 removing the data which was written to transmission buffer 112a, through ATM network 30, the operation which it transmits to client 20 is done.

0053 For example it is inside rate control parameter setting section 114a inside rate control section 114 and 114b here, for example in rate control parameter setting section 114a, although the graphics data which is required is transmitted to client 20 initial value of the rate control parameter which shows necessary transmission rate (, the rate control parameter which shows the transmission rate of 10Mbps) we are set by the parameter decisive circuit 114d, that initial value we are selected by the rate changing circuit 114e and is given to the rate control circuit 114f.

0054 In this case, the rate control circuit 114f the transmission rate which the rate control parameter which is selected by the rate changing circuit 114e is shown (10Mbps) sets to ATM LSI111a inside ATMNIC111, makes transmit at that transmission rate.

0055 Therefore with ATM LSI111a, the data which was written to transmission buffer 112a disassembling in the line of the ATM cell with cellulation function, at the transmission rate which is set by rate control section 114 through ATM network 30 from optical module 111b, the operation which it transmits to client 20 is done.

0056 On the one hand, with client 20, the video server 10 (ATM LSI111a inside) from through ATM network 30, receiving the line of the ATM cell which was transmitted, with ATM LSI211a which is built in to ATM NIC211 inside network sending and receiving section 21, assembling in the user packet making use of the assembly function, the operation which you write to reception buffer 212b is done. Reception rate of the standard with of this ATM LSI211a, the graphics data from of video server 10 (the multimedia data) before the transmitting being decided with particular video servers, 10 is set beforehand. Here, standard reception rate (setting reception rate) initial value of the above-mentioned transmission rate (10Mbps) it can use the value which agrees.

0057 In addition, in parallel to the assembly to the user packet in the line of the reception of the ATM cell with ATM

み立てたデータの受信バッファ 212b への書き込みに並行して、当該受信バッファ 212b に書き込まれたデータを受信アプリケーションに従ってホスト CPU 213 が読み出して画像データ記憶部 23 に格納する動作が行われる。このホスト CPU 213 による受信バッファ 212b から画像データ記憶部 23 への受信データ読み出し（取り出し）のレートは、ホスト CPU 213 の動作速度と当該ホスト CPU 213 上で動作する OS（オペレーティングシステム）に依存し、負荷状態によって変化する。

0058 クライアント 20 内のネットワーク送受信部 21 に設けられているジッタ検出回路 214 は、ATM NIC 211 内の ATM NIC 211 での実際の受信レート（実受信レート）と受信バッファ 212b から画像データ記憶部 23 への受信データ読み出しのレートとを監視して、そのレート差分を計算しており、そのレート差分（の絶対値）が基準値を超えた場合には、そのレート差分をジッタ情報（ジッタ値）として正または負の符号付きで表すジッタ情報通知 42 を、直接に或いはホスト CPU 213 を介して上位コントローラ 22 に less than DP N=0009 greater than 送る。

0059 上位コントローラ 22 は、ジッタ検出回路 214 からジッタ情報通知 42 を直接受け取ると、当該ジッタ情報通知 42 の示すレート差分（ジッタ情報）を ATM セル（ジッタ通知セル）によりビデオサーバ 10（送信側）に通知することを要求するジッタ通知セル送信要求 41 をホスト CPU 213 に発行する。このジッタ通知セル送信要求 41 には、ジッタ情報通知 42 の示すジッタ情報（レート差分）が含まれている。

0060 ホスト CPU 213 は、ジッタ検出回路 214 からジッタ情報通知 42 を受け取った場合には、そのジッタ情報通知 42 を上位コントローラ 22 に送ると共に、ATM NIC 211 に対してジッタ通知セル送信要求 41 を発行する。またホスト CPU 213 は、上位コントローラ 22 からジッタ通知セル送信要求 41 を受け取った場合には、当該ジッタ通知セル送信要求 41 を ATM NIC 211 内の ATM LSI 211a に送る。

0061 ATM LSI 211a は、ホスト CPU 213 からジッタ通知セル送信要

LSI211a and reception ATM cell and the entry to of reception buffer 212b of the data which was assembled, following the data which was written to particular reception buffer 212b to reception application, host CPU213 reading out, the operation which it houses in graphics data memory section 23 is done. Reception data read-out to of graphics data memory section 23 (the removal) rate operating speed of host CPU213 and OS which operates on particular host CPU213 (the operating system) depends from the reception buffer 212b by this host CPU213, changes with laden state.

0058 When the jitter detector 214 which is provided in network sending and receiving section 21 inside client 20, the actual reception rate with of ATM NIC211 inside ATM NIC211 (actual reception rate) with watching with the rate of reception data read-out to of graphics data memory section 23 from reception buffer 212b, calculates the rate finite difference, that rate finite difference (absolute value) exceeds reference level, the righteousness or the jitter information notification 42 which is displayed with the negative mark attachment, directly or through host CPU213, jitter information (jitter value) as that rate finite difference in superior controller 22 less than DP N=0009 greater than you send.

0059 Superior controller 22, when jitter information notification 42 is received directly from the jitter detector 214, the rate finite difference which particular jitter information notification 42 is shown (jitter information) the video server 10 (transmitting end) issues the jitter notification cell request to send 41 which requires that it notifies in host CPU213 the ATM cell (the jitter notification cell) with. The jitter information which jitter information notification 42 is shown (rate finite difference) is included in this jitter notification cell request to send 41.

0060 Host CPU213, when jitter information notification 42 is received from the jitter detector 214, as that jitter information notification 42 is sent to superior controller 22, issues jitter notification cell request to send 41 vis-a-vis ATM NIC211. In addition host CPU213, when jitter notification cell request to send 41 is received from superior controller 22, sends particular jitter notification cell request to send 41 to ATM LSI211a inside ATM NIC211.

0061 ATM LSI211a, when jitter information notification cell request to send 41 is

求 4 1 を受け取ると、当該要求 4 1 中からジッタ情報（ジッタ値）、即ちジッタ検出回路 2 1 4 にて検出されたレート差分の情報を取得する。そして ATM LSI 2 1 1 a は、取得したジッタ情報を ATM セル（ジッタ通知セル）により、図 5（a）に示すように空きレートを使用して、或いは図 5（b）に示すように特定 VC（ここでは、VC 1 ～ VC 4 のうちの VC 4）を使用して、ATM ネットワーク 3 0 を介してビデオサーバ 1 0 に送信する。

0 0 6 2 なお、ジッタ検出回路 2 1 4 からのジッタ情報通知 4 2 がジッタ通知セル送信要求 4 1 を兼ねており、当該ジッタ情報通知 4 2 がそのまま ATM LSI 2 1 1 a に送られる構成としても構わない。

0 0 6 3 さて、クライアント 2 0 内の ATM LSI 2 1 1 a から空きレート或いは特定 VC を使用して ATM ネットワーク 3 0 経由で送信されたビデオサーバ 1 0 宛てのジッタ通知セルは、当該ビデオサーバ 1 0 のネットワーク送受信部 1 1 内の ATM NIC 1 1 1 に内蔵された ATM LSI 1 1 1 a により受信される。この ATM LSI 1 1 1 a にて受信されたジッタ通知セルは、当該 ATM LSI 1 1 1 a の組み立て機能により、ジッタ情報（レート差分の情報）に復元される。

0 0 6 4 ATM NIC 1 1 1 内のジッタ検出回路 1 1 1 c は、ATM LSI 1 1 1 a により受信されて復元されたジッタ情報を検出し、対応するジッタ情報通知 3 2 を発行する。このジッタ情報通知 3 2 はジッタ検出回路 1 1 1 c に送られると共に、上位コントローラ 1 2 に対しても直接またはホスト CPU 1 1 3 を介して送られる。

0 0 6 5 上位コントローラ 1 2 は、ジッタ検出回路 1 1 1 c から直接ジッタ情報通知 3 2 が送られた場合、レート制御部 1 1 4 に対し、送信レートのパラメータ変更要求 3 3 を発行する。

0 0 6 6 ホスト CPU 1 1 3 は、ジッタ検出回路 1 1 1 c からジッタ情報通知 3 2 が送られた場合、そのジッタ情報通知 3 2 を上位コントローラ 1 2 に伝達すると共に、当該上位コントローラ 1 2 に代わって、レート制御部 1 1 4 に対し、送信レートのパラメータ変更要求 3 3 を発行する。

0 0 6 7 レート制御部 1 1 4 内のパラメータ決定回路 1 1 4 d は、ジッタ検出回路 1

received from host CPU213, jitter information (jitter value), namely at the jitter detector 214 acquires the information of the rate finite difference which is detected from in particular required 41. And as the jitter information which is acquired as the figure 5 (a) shown the ATM cell (the jitter notification cell) with, using empty rate, or the figure 5 (b) shown, specification VC (here, VC4 among VC1~VC4) using, through ATM network 30, it transmits ATM LSI211a, to video server 10.

0062 Furthermore, jitter information notification 42 from of the jitter detector 214 has combined jitter notification cell request to send 41, as the constitution where particular jitter information notification 42 that way is sent to ATM LSI211a it does not care.

0063 Well, using empty rate or specification VC from ATM LSI211a inside client 20, the jitter notification cell of the video server 10 address which was transmitted by way of ATM network 30 is received by ATM LSI111a which is built in to ATM NIC111 inside network sending and receiving section 11 of particular video server 10. At this ATM LSI111the jitter notification cell which is received jitter information (information of rate finite difference) is reconstructed by the assembly function of particular ATM LSI111a.

0064 The jitter detector 111c inside ATM NIC111 being received by ATM, LSI111a detects the jitter information which is reconstructed, issues the jitter information notification 32 which corresponds. This jitter information notification 32 is sent as it is sent to the jitter detector 111c, vis-a-vis superior controller 12 directly or through host CPU113.

0065 Superior controller 12, when jitter information notification 32 is sent from the jitter detector 111c directly, issues the parameter change request 33 of transmission rate vis-a-vis rate control section 114.

0066 Host CPU113, when jitter information notification 32 is sent from the jitter detector 111c, as that jitter information notification 32 is transmitted to superior controller 12, issues the parameter change request 33 of transmission rate in place of particular superior controller 12, vis-a-vis rate control section 114.

0067 The side where the parameter decisive circuit 114d inside rate control

11c からジッタ情報通知 32 が送られると、当該ジッタ情報通知 32 の示すジッタ情報、即ちクライアント 20 側のジッタ検出回路 214 で検出されたデータの受信レート（実受信レート）と受信バッファ 212b からのデータの読み出しレートとの差分の情報に基づいて、最適な送信レートを示すレート制御パラメータを決定し、レート制御パラメータ設定部 114a, 114b のうち、現在レート切り替え回路 114e により選択されていない側（ここでは、レート制御パラメータ設定部 114b）に設定する。

0068 そしてレート制御部 114 内のレート切り替え回路 114e は、上位コントローラ 12 またはホスト CPU 113 からパラメータ変更要求 33 が送られると、レート制御パラメータの切り替えを行い、レート制御パラメータ設定部 114a, 114b のうち、現在選択されていない側に設定されているレート制御パラメータ、即ち今回ジッタ情報通知 32 に応じて決定された最新のレート制御パラメータをレート制御回路 114f に与える。

0069 これによりレート制御回路 114f は、レート切り替え回路 114e によるレート制御パラメータの切り替えで与えられる最新のレート制御パラメータにより ATM NIC 111 での送信レートの制御（例えば、現在の 10Mbps から +1Mbps 或いは -1Mbps だけ変化させた送信レートへの切り替え制御）を行う。

0070 以上に述べたように、本実施形態においては、クライアント 20（受信側ノード）に設けたジッタ検出回路 214 において、データの受信レート（実受信レート）と受信バッファ 212b からのデータの読み出しレートを監視して、その差分（の絶対値）が基準値を超えた場合に、その差分の情報（ジッタ情報）をジッタ通知セルと呼ぶ ATM セルにより空きレートまたは特定 VC を用いてビデオサーバ 10（送信側ノード）に通知し、このジッタ通知セルで通知されたジッタ情報に基づいて送信レートを動的に変更するようにした。

0071 この結果、長時間にわたるビデオデータ等の連続メディアデータ転送であっても、ジッタが蓄積されるのを防ぐことができるようになり、前記問題 A、問題 B に対処で

section 114, when jitter information notification 32 is sent from the jitter detector 111c, decides the rate control parameter which shows optimum transmission rate, reception rate of the data which is detected in jitter information, namely the jitter detector 214 of client 20 side which particular jitter information notification 32 is shown (actual reception rate) with on the basis of the information of finite difference of read-out rate of the data from of reception buffer 212b, is not selected inside rate control parameter setting section 114a and 114b, presently by the rate changing circuit 114e (here, rate control parameter setting section 114b) it sets.

0068 And the rate changing circuit 114e inside rate control section 114, when superior controller 12 or parameter change request 33 is sent from host CPU 113, changes rate control parameter, gives the up-to-date rate control parameter which is decided inside rate control parameter setting section 114a and 114b, the rate control parameter which is set to the side which presently is not selected, namely this time according to jitter information notification 32 to the rate control circuit 114f.

0069 Because of this, as for the rate control circuit 114f, with the up-to-date rate control parameter which is given with change of the rate control parameter with the rate changing circuit 114e for example control of the transmission rate with of ATM NIC 111 (, +1Mbps or - just 1Mbps change control to the transmission rate which it changes) does from present 10Mbps.

0070 As expressed above, reception rate of the data (actual reception rate) with watching with the read-out rate of the data from of reception buffer 212b in the jitter detector 214 which is provided regarding this execution form, the client 20 (the receiving end node), the video server 10 (the transmission side node) it notifies the finite difference (absolute value) when it exceeds reference level, information of that finite difference (jitter information) with the ATM cell which it calls the jitter notification cell making use of empty rate, or specification VC it transmits on the basis of the jitter information which is notified in this jitter notification cell it tried to modify rate dynamically.

0071 As a result, being continual media data transfer of the video data and the like which covers long haul, it reaches the point where it can prevent the fact that

きる。よって、送信側と受信側でのレートの微妙なズレが発生しても、それによって、画面が壊れ less than DP N=0010 greater than たり、ブラックアウトしたりするといった問題が発生しなくなる。

0072 [第2の実施形態] 前記第1の実施形態では、クライアント20側にジッタ検出回路214を設けることで、クライアント20側でジッタ情報を検出する場合について説明したが、このジッタ情報の検出を、ビデオサーバ10（送信側）及びクライアント20（受信側）の両方で分担して行うことで、負荷分散を図ることも可能である。

0073 そこで、ジッタ情報の検出を送信側及び受信側の両方で分担するようにした、本発明の第2の実施形態について図面を参照して説明する。なお、システム構成は前記第1の実施形態と同様であるため、図1を援用し、ビデオサーバ及びクライアントについても、構成は前記第1の実施形態とは異なるものの、便宜的に同実施形態のビデオサーバ10及びクライアント20と同一符号を使用する。

0074 図6は本発明の第2の実施形態に係るビデオサーバの構成を示すブロック図であり、図2と同一部分には同一符号を付してある。図6の構成のビデオサーバ10が図2のビデオサーバ10と異なる点は、ATM NIC111内に、図2中のジッタ検出回路111cに代えて、ジッタの計算を行うことでジッタ検出を行うジッタ検出回路111dが設けられていることである。

0075 ジッタ検出回路111dは、ATM LSI111aからの送信レート（転送レート）とクライアント20から送信される後述する読み出しレート通知セルから取得できる読み出しレートとの差分を計算し、そのレート差分（の絶対値）が基準値を超えた場合に、そのレート差分を正または負の符号付きで表すジッタ情報通知32をレート制御部114に送ると共に、上位コントローラ12に対して直接にまたはホストCPU113を介して間接に送る。

jitter is accumulated can cope with the aforementioned problem A and problem B. Depending, the delicate gap of rate on transmitting end and receiving end occurring, less than DP N=0010 greater than is the ri, blackout does the problem that stops occurring the picture is broken with that.

0072 2nd execution form with the aforementioned 1st execution form, by the fact that the jitter detector 214 is provided on client 20 side, it explained concerning when jitter information is detected on client 20 side, but detection of this jitter information, the video server 10 (transmitting end) and the client 20 (receiving end) being both, allotting, by the fact that it does, also it is possible to assure load distribution.

0073 Then, transmitting end and receiving end being both, it tried to allot the detection of jitter information, referring to the plan concerning the 2nd execution form of this invention, you explain. Furthermore, as for system configuration because it is similar to the aforementioned 1st execution form, Figure 1 is invoked, concerning the video server and the client, as for constitution although it differs from the aforementioned 1st execution form, conveniently video server the identical mark 10 of the same execution form and client 20 is used.

0074 Figure 6 is the block diagram which shows the constitution of the video server who relates to the 2nd execution form of this invention, the identical mark on the same one part as Figure 2 is attached. The point where video server 10 of constitution in Figure 6 differs from the video server 10 in Figure 2, inside ATM NIC111, replacing to the jitter detector 111c in figure 2, is that the jitter detector 111d which does jitter detection by the fact that it calculates jitter is provided.

0075 The jitter detector 111d the transmission rate from of ATM LSI111a (transfer rate) with is transmitted from client 20 to calculate the finite difference of the read-out rate which can be acquired from the read-out rate notification cell which it mentions later, as that rate finite difference (absolute value) when it exceeds reference level, that rate finite difference the righteousness or the jitter information notification 32 which is displayed with the negative mark attachment is sent to rate control section 114, directly or through host CPU113, vis-a-vis superior controller 12 you send

0076 図7は本発明の第2の実施形態に係るクライアントの構成を示すブロック図であり、図3と同一部分には同一符号を付してある。図7の構成のクライアント20が図3のクライアント20と異なる点は、ネットワーク送受信部21内に、図3中のジッタ検出回路214に代えて読み出しレート検出回路215が設けられていることである。

0077 読み出しレート検出回路215は、受信バッファ212bからのデータの読み出し（取り出し）レートを監視し、その監視結果としての読み出しレートを、ATMセル（読み出しレート通知セル）によりビデオサーバ10（送信側）に通知することを要求する読み出しレート通知セル送信要求43をATM LSI211aに発行する。この場合、ATM LSI211aからは、ジッタ通知セルではなくて読み出しレート通知セルが送信側に送信されることになる。

0078 次に、第2の実施形態の動作を説明する。まず、図7の構成のクライアント20では、ATM LSI211aによるATMセルの受信と、受信ATMセルの列のユーザパケットへの組み立てと、組み立てたデータの受信バッファ212bへの書き込みに並行して、当該受信バッファ212bに書き込まれたデータを受信アプリケーションに従ってホストCPU213が読み出して画像データ記憶部23に格納する動作が行われる。

0079 読み出しレート検出回路215は、この受信バッファ212bからの受信データ読み出し（取り出し）のレートを例えば一定時間間隔で監視しており、その都度、その読み出しレートを読み出しレート通知セルにより送信側に通知することを要求する読み出しレート通知セル送信要求43をATM LSI211aに発行する。

0080 ATM LSI211aは、読み出しレート検出回路215から読み出しレート通知セル送信要求43を受け取ると、当該要求43の中から読み出しレートを取得する。そしてATM LSI211aは、取得した読み出しレートをATMセル（読み出しレート通知セル）により、図5（a）に示すように空きレートを使用して、或いは図5（b）に示すように特定VC（ここでは、VC1～VC4のうちのVC4）を使用して、ATMネットワーク30を介してビデオサーバ10に送信する。

indirectly.

0076 Figure 7 is the block diagram which shows the constitution of the client who relates to the 2nd execution form of this invention, the identical mark on the same one part as Figure 3 is attached. Inside network sending and receiving section 21, replacing to the jitter detector 214 in figure 3, it reads out and the point where client 20 of constitution in Figure 7 differs from the client 20 in Figure 3, it means that the rate detector 215 is provided.

0077 The read-out rate detector 215 read-out of the data from of reception buffer 212b (the removal) watches rate, the ATM cell (reads out read-out rate and as the supervisory result, the video server 10 (transmitting end) issues the read-out rate notification cell request to send 43 which requires that it notifies in ATM LSI211the rate notification cell) with. In this case, it is not the jitter notification cell from ATM LSI211a and it means that the read-out rate notification cell is transmitted to transmitting end.

0078 Next, operation of 2nd execution form is explained. First, with client 20 of constitution in Figure 7, in parallel to the assembly to the user packet in the line of the reception of the ATM cell with ATM LSI211a and reception ATM cell and the entry to of reception buffer 212b of the data which was assembled, following the data which was written to particular reception buffer 212b to reception application, host CPU213 reading out, the operation which it houses in graphics data memory section 23 is done.

0079 The read-out rate detector 215 reads out the reception data from of this reception buffer 212b and for example (the removal) rate we watch at fixed time interval, that every time, read out that read-out rate and we issue the read-out rate notification cell request to send 43 which requires that it notifies on transmitting end with the rate notification cell in ATM LSI211a.

0080 When it reads out ATM LSI211a and, reads out from the rate detector 215 and receives rate notification cell request to send 43, it reads out from in particular required 43 and acquires rate. And ATM LSI211the ATM cell (reads out the read-out rate which is acquired and as the figure 5 (a) shown the rate notification cell) with, using empty rate, or as the figure 5 (b) shown, specification VC (here, VC4 among VC1~VC4) using, through ATM network 30, transmits to video

0081 クライアント20内のATM LSI 211aから空きレート或いは特定VCを使用してATMネットワーク30経由で送信されたビデオサーバ10宛での読み出しレート通知セルは、当該ビデオサーバ10のネットワーク送受信部11内のATM NIC111に内蔵されたATM LSI 111aにより受信される。このATM LSI 111aにて受信された読み出しレート通知セルは、当該ATM LSI 111aの組み立て機能により、読み出しレートの情報に復元される。

0082 ATM NIC111内のジッタ検出回路111dは、ATM LSI 111aにより受信されて復元された読み出しレートを検出する。そしてジッタ検出回路111dは、ATM NIC111での現在の送信レート（転送レート）と受信した読み出しレートとの差分を計算し、その計算結果であるジッタ情報をジッタ検出結果として通知するためのジッタ情報通知32をレート制御部114に送ると共に、上位コントローラ12に対して直接にまたはホストCPU113を介して間接に送る。以降の動作は、前記第1の実施形態と同様である。

0083 以上に述べた第2の実施形態では、ジッタ情報の検出を、ビデオサーバ10（送信側ノード）及びクライアント20（受信側ノード）で分担して行うことができる。なお、この第2の実施形態では、送信側での送信レートと受信側での受信バッファ212bからの読み出しレート less than DP N=0011 greater than との差分をジッタ情報として検出する点で、前記第1の実施形態のように受信側での受信レートと読み出しレートとの差分をジッタ情報として検出するのとは異なるが、このジッタ情報をもとに送信レートが動的に変更されると、受信側での受信レート（実受信レート）もそれに追従して変更される可能性があるため、受信レートと読み出しレートとの差分の検出結果に応じて送信レートを制御するのと同様となる。

0084 なお、以上の説明では、読み出しレート検出回路215からATM LSI 211aに対して読み出しレート通知セル送信要求43が発行されるものとしたが、

server 10.

0081 Using empty rate or specification VC from ATM LSI211a inside client 20, the read-out rate notification cell of the video server 10 address which was transmitted by way of ATM network 30 is received by ATM LSI111a which is built in to ATM NIC111 inside network sending and receiving section 11 of particular video server 10. At this ATM LSI111the read-out rate notification cell which is received is reconstructed to the information of read-out rate by the assembly function of particular ATM LSI111a.

0082 The jitter detector 111d inside ATM NIC111 being received by ATM, LSI111a detects the read-out rate which is reconstructed. As and the jitter detector 111d the present transmission rate with of ATM NIC111 (transfer rate) with calculates the finite difference of the read-out rate which is received, sends jitter information notification 32 in order to notify the jitter information which is the calculation result as the jitter detection result to rate control section 114, directly or through host CPU113, vis-a-vis superior controller 12 you send indirectly. Operation of later is similar to the aforementioned 1st execution form.

0083 Because with the 2nd execution form which is expressed above, the video server 10 (the transmission side node) and the client 20 (the receiving end node) with allotting the detection of jitter information, it tried to do, it is possible to assure the load distribution of both. Furthermore, in this 2nd execution form, in the point which detects the finite difference of transmission rate on transmitting end and read-out rate less from of reception buffer 212b on receiving end than DP N=0011 greater than as jitter information, like the aforementioned 1st execution form when reception rate on receiving end it detects the finite difference of read-out rate as jitter information, it differs, but when transmission rate is modified dynamically on the basis of this jitter information, reception rate on receiving end (actual reception rate) following to that, because there is a possibility of being modified, receptionWhen transmission rate is controlled rate according to the detection result of finite difference of read-out rate it becomes equal.

0084 Furthermore, in explanation above, it read out and it read out from the rate detector 215 vis-a-vis ATM and LSI211a rate notification cell request to send 43 is

前記第 1 の実施形態のジッタ検出回路 2 1 4 によるジッタ情報通知 4 2 と同様に、読み出しレート検出回路 2 1 5 からホスト CPU 2 1 3 または上位コントローラ 2 2 への読み出しレート通知を行い、それに応じてホスト CPU 2 1 3 または上位コントローラ 2 2 から読み出しレート通知セル送信要求 4 3 が発行される構成であっても構わない。

0085 [第 3 の実施形態] 前記第 1 の実施形態では、送信側でジッタ情報に基づいて送信レートを動的に変更する場合について説明したが、送信側ではジッタ情報に無関係に複数の VC を用いて異なる送信レートで同一データを並行して送信し、受信側でジッタ情報に基づいて受信 VC を切り替えるようにすることも可能である。

0086 そこで、ジッタ情報に基づいて、受信側で最適なレートの VC を切り替え使用するようにした、本発明の第 3 の実施形態について図面を参照して説明する。なお、システム構成は前記第 1 の実施形態と同様であるため、図 1 を援用し、ビデオサーバ及びクライアントについても、構成は前記第 1 の実施形態とは異なるものの、便宜的に同実施形態のビデオサーバ 10 及びクライアント 20 と同一符号を使用する。

0087 図 8 は本発明の第 3 の実施形態に係るビデオサーバの構成を示すブロック図であり、図 2 と同一部分には同一符号を付してある。図 8 の構成のビデオサーバ 10 が図 2 のビデオサーバ 10 と異なる点は、図 2 中のレート制御部 1 1 4 に代えて、複数の VC を用いて異なる送信レートで同一データを並行して送信するためのレート制御を行うレート制御部 1 1 5 が設けられていることである。ここでは、VC1, VC2, VC3 を用いて、それぞれ送信レート $rate+$, $rate0$, $rate-$ で同一データが送信される。この送信レート $rate+$, $rate0$, $rate-$ の大小関係は、 $rate+ > rate0 > rate-$ のようになっている。

0088 図 9 は本発明の第 3 の実施形態に係るクライアントの構成を示すブロック図であり、図 3 と同一部分には同一符号を付し

issued, but same as the jitter information notification 42 with the jitter detector 214 of the aforementioned 1st execution form, it reads out and host does the read-out rate notification to of CPU213 or superior controller 22 from the rate detector, 215 host it reads out from CPU213 or superior controller 22 in consequence of that and being the constitution where rate notification cell request to send 43 is issued, it does not care.

0085 3rd execution form with the aforementioned 1st execution form, it explained on transmitting end concerning when transmission rate is modified dynamically on the basis of jitter information, but on transmitting end the identical data in parallel at the transmission rate which differs to irrelevance to jitter information making use of plural VC, it transmits, also it is possible on receiving end to try to change reception VC, on the basis of jitter information.

0086 Then, it changed VC of optimum rate on receiving end on the basis of jitter information, tried to use, referring to the plan concerning the 3rd execution form of this invention, you explain. Furthermore, as for system configuration because it is similar to the aforementioned 1st execution form, Figure 1 is invoked, concerning the video server and the client, as for constitution although it differs from the aforementioned 1st execution form, conveniently video server the identical mark 10 of the same execution form and client 20 is used.

0087 Figure 8 is the block diagram which shows the constitution of the video server who relates to the 3rd execution form of this invention, the identical mark on the same one part as Figure 2 is attached. The point where video server 10 of constitution in Figure 8 differs from the video server 10 in Figure 2, replacing to the rate control section 114 in figure 2, the identical data in parallel at the transmission rate which differs making use of plural VC is that the rate control section 115 which does the rate control in order to transmit is provided. Here, respective transmission rate $rate+$, $rate0$ and the rate-~~de~~ identical data are transmitted making use of VC1, VC2 and VC3. Relationship of this transmission rate $rate+$, $rate0$ and $rate-no$ all sizes has become the $rate+ > rate0 > rate-no$ way.

0088 Figure 9 is the block diagram which shows the constitution of the client who relates to the 3rd execution form of this

である。図 9 の構成のクライアント 20 が図 3 のクライアント 20 と異なる点は、ATM NIC 211 内に、切り替え要求 45 に応じて受信 VC を切り替えるレート選択回路 211c が追加されていることと、図 3 中のジッタ検出回路 214 に代えて、検出したジッタ情報に基づいて切り替え要求 45 を生成してレート選択回路 211c に供給するジッタ検出回路 216 が設けられていることである。

0089 図 10 は図 8 中のレート制御部 115 の構成を示すブロック図である。図 10 に示すように、レート制御部 115 は、複数、例えば 3 つのレート制御パラメータ設定部 115a, 115b, 115c と、レート制御回路 115f とから構成される。

0090 レート制御パラメータ設定部 115a, 115b, 115c は、上記送信レート $rate+$, $rate0$, $rate-$ に対応するレート制御パラメータを設定記憶するのに用いられる。レート制御回路 115f は、レート制御パラメータ設定部 115a, 115b, 115c に設定されている各レート制御パラメータにより ATM NIC 111 での送信レート $rate+$, $rate0$, $rate-$ の制御を行う。

0091 次に、第 3 の実施形態の動作を説明する。ビデオサーバ 10 において、クライアント 20 への画像データの送信を行う場合、レート制御部 115 内のレート制御パラメータ設定部 115a, 115b, 115c には、上位コントローラ 12 またはホスト CPU 113 からのパラメータ変更要求 33 に応じて、送信レート $rate+$, $rate0$, $rate-$ にそれぞれ対応するレート制御パラメータが設定される。ここで、 $rate0$ は、目的の送信レート（例えば 10Mbps）であり、 $rate+$ 及び $rate-$ は、 $rate0$ によって自動的に定められる送信レートである。ここでは、 $rate+$ には $rate0$ より 1Mbps だけ大きく、 $rate-$ は $rate0$ より 1Mbps だけ小さい値が用いられる。なお、 $rate+$ 及び $rate-$ が、 $rate0$ に対して一定割合だけ異なるものであっても構わない。

0092 レート制御部 115 内のレート制御回路 115f は、レート制御パラメータ設定部 115a, 115b, 115c にそれぞれ設定されているレート制御パラメータの示す送信レート $rate+$, $rate0$, $rate-$ を ATM NIC 111 内の ATM LSI 111a に設定する。

invention, the identical mark on the same one part as Figure 3 is attached. Replacing to the jitter detector 214 in thing and figure 3 where the rate selecting circuit 211c which changes reception VC it means that the jitter detector 216 where it changes the point where client 20 of constitution in Figure 9 differs from the client 20 in Figure 3, inside ATM NIC 211 and, according to request 45 is added, it changes on the basis of the jitter information which it detects and forms request 45 and supplies to the rate selecting circuit 211c is provided.

0089 Figure 10 is the block diagram which shows the constitution of rate control section 115 in figure 8. As shown in the same figure, rate control section 115 is formed, plural, for example from three rate control parameter setting sections 115a, 115b, 115c and the rate control circuit 115f.

0090 Rate control parameter setting section 115a, 115b and 115c are used, although above-mentioned transmission rate $rate+$, $rate0$ and $rate-$ it sets remembers the rate control parameter which corresponds. The rate control circuit 115f, does transmission rate $rate+$ with of ATM NIC 111, $rate0$ and $rate-$ control with each rate control parameter which is set to rate control parameter setting section 115a, 115b and 115c.

0091 Next, operation of 3rd execution form is explained. In video server 10, when it transmits the graphics data to of client 20, transmission rate $rate+$, $rate0$ and the rate control parameter which $rate-$ respectively corresponds is set to rate control parameter setting section 115a inside rate control section 115, 115b and 115c, superior controller 12 or according to the parameter change request 33 from of host CPU 113. For example here, as for $rate0$, intended transmission rate (10Mbps) is, it is the transmission rate which is decided automatically by $rate+$ and $rate-$ and $rate0$. Here, than $rate0$ just 1Mbps is larger to $rate+$, it can use the value whose just 1Mbps is smaller than $rate-$ and $rate0$. Furthermore, just fixed ratio being something which differs vis-a-vis $rate+$, and $rate-$ and $rate0$ it does not care.

0092 The rate control circuit 115f inside rate control section 115, sets to ATM LSI 111a within transmission rate $rate+$, $rate0$ and $rate-$ ATM NIC 111 which the rate control parameter which is respectively set to rate control parameter setting section 115a, 115b and 115c are

0093 これにより、ATM LSI 111 a は、上位コントローラ 12 からホスト CPU 113 を介して、或いはホスト CPU 113 から直接に、送信要求 31 が発行されると、画像データ記憶部 13 から取り出されて送信バッファ 112 a に書き込まれたデータをセル化機能により ATM セルの列に分解し、レート制御部 115 により設定された送信レート $rate+$, $rate0$, $rate-$ でそれぞれ VC1, VC2, VC3 を使用して光モジュール 111 b より ATM ネットワーク 30 を介してクライアント 20 に送信する。 less than DP N=0012 greater than

0094 一方、クライアント 20 では、ビデオサーバ 10 (内の ATM LSI 111 a) から VC1, VC2, VC3 を使用して ATM ネットワーク 30 経由で $rate+$, $rate0$, $rate-$ で送信された ATM セルの列が ATM NIC 211 により受信される。

0095 ATM NIC 211 内のレート選択回路 211 c は、最初は VC1 ~ VC3 のうちの VC2 を選択する。これにより、 $rate+$, $rate0$, $rate-$ で送信された各 ATM セルの列 (データ自体は同一) のうち、 $rate0$ で送信された ATM セルの列が ATM LSI 211 a に送られて、その組み立て機能を用いてユーザパケットに組み立てられ、受信バッファ 212 b に書き込まれる。

0096 これと並行して、受信バッファ 212 b に書き込まれたデータを受信アプリケーションに従ってホスト CPU 213 が読み出して画像データ記憶部 23 に格納する動作が行われる。

0097 クライアント 20 内のネットワーク送受信部 21 に設けられているジッタ検出回路 216 は (前記第 1 の実施形態におけるジッタ検出回路 214 と同様に)、ATM NIC 211 内の ATM LSI 211 a での実際の受信レートと受信バッファ 212 b から画像データ記憶部 23 への受信データ読み出しのレートとを監視して、そのレート差分を計算している。

0098 もし、上記レート差分 (の絶対値) が基準値を超えた場合には、ジッタ検出回路 216 は、そのレート差分を正または負の符号付きで表すジッタ情報通知 42 を、直接に或いはホスト CPU 213 を介して上位コントローラ 22 に送る。これによりホスト CPU 213 から直接に、或いは上位コントローラ 22 からホスト CPU 21

shown.

0093 Because of this, ATM LSI 111a, through host CPU 113 from superior controller 12, or when directly, request to send 31 is issued from host CPU 113, being removed from graphics data memory section 13, disassembles the data which was written to transmission buffer 112a in the line of the ATM cell with cellulation function, using transmission rate $rate+$, $rate0$, $rate-$ each one VC1, VC2 and VC3 which are set by rate control section 115 through ATM network 30 from optical module 111b, transmits to client 20. less than DP N=0012 greater than

0094 On the one hand, with client 20, the video server 10 (ATM LSI 111a inside) from using VC1, VC2 and VC3, $rate+$, $rate0$ and $rate-$ the line of the ATM cell which was transmitted it is received by way of ATM network 30 by ATM NIC 211.

0095 The rate selecting circuit 211c inside ATM NIC 211 first selects VC2 among VC1~VC3. Because of this, $rate+$, $rate0$ and $rate-$ the line of each ATM cell which was transmitted (the data itself is identical) inside, the line of the ATM cell which was transmitted with $rate0$ being sent by ATM LSI 211a, it is assembled in the user packet making use of the assembly function, is written to reception buffer 212b.

0096 In parallel with this, following the data which was written to reception buffer 212b to reception application, host CPU 213 reading out, the operation which it houses in graphics data memory section 23 is done. .

0097 As for the jitter detector 216 which is provided in network sending and receiving section 21 inside client 20, watching with the actual reception rate with of ATM LSI 211a inside ATM NIC 211 and the rate of reception data read-out to of graphics data memory section 23 same as the jitter detector 214 (in the aforementioned 1st execution form) from reception buffer 212b, it calculates the rate finite difference.

0098 When the above-mentioned rate finite difference (absolute value) it exceeds reference level, as for the jitter detector 216, that rate finite difference the righteousness or the jitter information notification 42 which is displayed with the negative mark attachment, directly or through host CPU 213, you send to superior controller 22. Because of this

3を介してATM LSI 211aにジッタ通知セル送信要求41が送られて、前記第1の実施形態と同様に、ビデオサーバ10に対してジッタ通知セルが特定VC（ここではVC4）を使用して送信される。

0099なお、クライアント20における、ジッタ検出回路216からのジッタ情報通知42の出力、それに伴うホストCPU213または上位コントローラ22からのジッタ通知セル送信要求41の出力、それに伴うジッタ通知セル送信は、必ずしも必要でない。この場合、ビデオサーバ10におけるジッタ検出回路111cも必要でない。

0100さて、ジッタ検出回路216は、上記レート差分（の絶対値）が基準値を超えた場合、その際のレート差分の符号に応じた切り替え要求45をレート選択回路211cに出力することで、受信VCを切り替えさせる。

0101例えば、VC2が選択されている状態でレート差分（の絶対値）が基準値を超えた場合には、当該レート差分の符号が正であれば、つまり受信レートの方が読み出しレートより大きいならば、rate+での送信に使用されているVC3に切り替えられ、当該レート差分の符号が負であれば、つまり受信レートの方が読み出しレートより小さいならば、rate-での送信に使用されているVC1に切り替えられる。なお、レートとの差分（の絶対値）が基準値以下の場合には、rate0での送信に使用されているVC2の選択状態に戻される。

0102このように第3の実施形態では、クライアント20（送信側）のジッタ検出回路216により受信レートと読み出しレートとの差分を検出した時点で、その差分、即ちジッタ情報に応じて、異なる送信レートのVC1～VC3のいずれかが受信VCとして直ちに切り替えられるため、前記第1の実施形態、或いは前記第2の実施形態に比べて、レートのずれを速やかに補正することができる。

0103 [レート制御部115の変形例]
以上の実施形態では、補正（切り替え）可能な送信レートが固定されることから、レート制御を緻密に行う必要があるシステムには

from host CPU213 directly, or through host CPU213 from superior controller 22, jitter notification cell request to send 41 being sent by ATM LSI211a, same as the aforementioned 1st execution form, the jitter notification cell specification VC (here VC4) using vis-a-vis video server 10, it is transmitted.

0099 Furthermore, in client 20, output of jitter information notification 42 from of the jitter detector 216, the host output of jitter notification cell request to send 41 from of CPU213 which accompanies that or superior controller 22, the jitter notification cell transmission which accompanies that always is not necessary. In this case, either the jitter detector 111c in video server 10 is not necessary.

0100 Well, the jitter detector 216, when the above-mentioned rate finite difference (absolute value) it exceeds reference level, at that time by the fact that the change request 45 which responds to the mark of rate finite difference is output to the rate selecting circuit 211c, makes reception change VC.

0101 For example, when rate finite difference (absolute value) it exceeds reference level when VC2 has been selected, if the mark of particular rate finite difference is correct, in other words reception rate reads out and is larger than rate is, to be changed by VC3 which is used for the transmission of rate-de, the mark of particular rate finite difference is negative number, in other words reception rate reads out it is smaller than rate, to VC1 which is used for the transmission with rate+ is changed. Furthermore, when finite difference of rate (absolute value) it is below reference level, it is reset to the selective state of VC2 which is used for the transmission with rate0.

0102 This way with 3rd execution form, the client 20 (transmitting end) by the jitter detector 216 reception rate at the point in time when finite difference of read-out rate is detected, either of VC1~VC3 of the transmission rate which differs according to that finite difference, namely jitter information, because it is changed at once as reception VC, it is possible to revise the gap of rate rapidly in comparison with the aforementioned 1st execution form or the aforementioned 2nd execution form.

0103 Deformation example of rate control section 115 with execution form above, revision (change) from the fact that possible transmission rate is locked,

適さない。そこで、レートずれを速やかに補正できるだけでなく、緻密なレート制御を実現可能とするためのレート制御部 115 の 2 つの変形例について順次説明する。

0104 (1) レート制御部 115 の第 1 の変形例 図 11 は図 8 のビデオサーバ 10 のネットワーク送受信部 11 内に設けられたレート制御部 115 の第 1 の変形例を示すブロック構成図であり、図 10 と同一部分には同一符号を付してある。図 11 の構成のレート制御部 115 (便宜的に図 10 のレート制御部 115 と同一符号を使用している) が図 10 のレート制御部 115 と異なる点は、レート制御パラメータ設定部 115 a, 115 b, 115 c に設定可能な (送信レート $rate+$, $rate0$, $rate-$ を表す) レート制御パラメータ組が複数組登録されるパラメータリスト記憶部 115 g と、パラメータ決定回路 115 d とが追加されていることである。このパラメータ決定回路 115 d は、パラメータ変更要求 33 に応じて、パラメータリスト記憶部 115 g からジッタ情報通知 32 で示されるジッタ情報 (レート差分) に対応するパラメータ組を選択し、当該パラメータ組によりレート制御パラメータ設定部 115 a ~ 115 c の設定内容を更新する。

0105 このような構成のレート制御部 115 を図 8 のビデオサーバ 10 内に設けた場合の動作を説明する。まず、図 9 に示したクライアント 20 側のジッタ検出回路 214 にて、受信レートと読み出しレートとの差分が基準値を超えたことが検出された結果、その差分を示すジッタ情報を通知するためのジッタ通知セルが、クライアント 20 (内の ATM LSI 211a) により ATM ネットワーク 30 を介してビデオサーバ 10 に送信されたものとする。

0106 クライアント 20 から送信されたジッタ通 less than DP N=0013 greater than 知セルは、ビデオサーバ 10 内の ATM NIC 111 に内蔵された ATM LSI 111a により受信され、当該 ATM LSI 111a の組み立て機能により、ジッタ情報 (レート差分の情報) に復元される。

it is not suited for the system which has the necessity to do rate control finely. Then, the gap of rate rapidly consecutively you explain it can revise not only, fine rate control concerning two deformation examples of rate control section 115 in order to make actualization possible.

0104 (1) as for 1st deformation example Figure 11 of rate control section 115 it is the block block diagram which shows the 1st deformation example of the rate control section 115 which is provided inside network sending and receiving section 11 of video server 10 in Figure 8, the identical mark on the same one part as Figure 10 is attached. The rate control section of constitution in Figure 11 115 (conveniently the identical mark with the rate control section 115 in Figure 10 is used) as for the point where it differs from the rate control section 115 in Figure 10, setting possible (transmission rate $rate+$, $rate0$ and $rate-$ displays) rate control parameter group plural groups is that parameter list memory section 115g and the parameter decisive circuit 115d which are registered are added in rate control parameter setting section 115a, 115b and 115c. This parameter decisive circuit 115d the jitter information which from parameter list memory section 115g is shown with jitter information notification 32 according to parameter change request 33, (rate finite difference) selects the parameter group which corresponds, renews the setting contents of rate control parameter setting section 115a~115c with particular parameter group.

0105 Operation when rate control section 115 of this kind of constitution is provided inside video server 10 in Figure 8 is explained. First, through ATM network 30, at the jitter detector 214 of the client 20 side which is shown in Figure 9, reception rate the jitter notification cell in order to notify the jitter information which shows the result and that finite difference where finite difference of read-out rate exceeding reference level is detected, the client 20 (ATM LSI211a inside) with it makes was transmitted to video server 10.

0106 The jitter which was transmitted from client 20 the less than DP N=0013 greater than intellectual cell is received by ATM LSI111a which, is built in to ATM NIC111 inside video server 10 jitter information (information of rate finite difference) is reconstructed by the assembly function of particular ATM LSI111a.

0107 ATM NIC111内のジッタ検出回路111cは、ATM LSI111aにより受信されて復元されたジッタ情報を検出し、対応するジッタ情報通知32を発行する。この場合、上位コントローラ12またはホストCPU113からレート制御部115にパラメータ変更要求33が送られる。

0108 レート制御部115内のパラメータ決定回路115dは、上位コントローラ12またはホストCPU113からパラメータ変更要求33が送られると、パラメータリスト記憶部115gの中から、ジッタ検出回路111cより送られているジッタ情報通知32の示すジッタ情報（レート差分）に対応する最適なパラメータ組を選択し、そのパラメータ組中の各レート制御パラメータによりレート制御パラメータ設定部115a~115cの設定内容を更新する。

0109 レート制御回路115fは、この更新（設定パラメータの更新）後のレート制御パラメータ設定部115a~115cの内容により、ATM LSI111aでの送信レート $rate+$, $rate0$, $rate-$ の制御を行う。

0110 このように、図8中のレート制御部115に、図11の構成を適用した場合、検出されたジッタ情報（レート差分）の値に応じて、例えば $rate+=11Mbps$, $rate0=10Mbps$, $rate-=9Mbps$ から、送信レートの刻み幅の小さい $rate+=10.5Mbps$, $rate0=10Mbps$, $rate-=9.5Mbps$ のように変更するか、送信レートの刻み幅の大きい $rate+=11.5Mbps$, $rate0=10Mbps$, $rate-=8.5Mbps$ のように変更することが可能となるため、レート制御部115に図10の構成を適用した場合に比べて、より緻密なレート制御が実現できる。

0111 なお、パラメータリスト記憶部115gには、 $rate+$, $rate0$, $rate-$ の各パラメータからなるパラメータ組を記憶する代わりに、例えば $rate0$ のパラメータと刻み幅（各レート間の差）の対を記憶するようにしても構わない。この場合、パラメータ決定回路115dによるレート制御パラメータ設定部115a~115cの設定パラメータの更新時に、ジッタ情報に応じて選択された $rate0$ のパラメータと刻み幅に基づいて、 $rate+$ と $rate-$ のパラメータを生成すればよい。

0107 The jitter detector 111c inside ATM NIC111 being received by ATM, LSI111a detects the jitter information which is reconstructed, issues the jitter information notification 32 which corresponds. In this case, superior controller 12 or from host CPU113 parameter change request 33 is sent to rate control section 115.

0108 The parameter decisive circuit 115d inside rate control section 115, when superior controller 12 or parameter change request 33 is sent from host CPU113, from midst of parameter list memory section 115g, the jitter information which the jitter information notification 32 which is sent from the jitter detector 111c is shown (rate finite difference) selects the optimum parameter group which corresponds, renews the setting contents of rate control parameter setting section 115a~115c with each rate control parameter in that parameter group.

0109 The rate control circuit 115f, does transmission rate $rate+$ with of ATM LSI111a, $rate0$ and $rate-$ no control this renewal (renewal of setting parameter) with the contents of rate control parameter setting section 115a~115c after.

0110 This way, when constitution in Figure 11 is applied to rate control section 115 in figure 8, the jitter information which is detected (rate finite difference) according to value, for example from $rate+=11Mbps$, $rate0=10Mbps$ and $rate-=9Mbps$, like $rate+=10.5Mbps$, $rate0=10Mbps$ and $rate-=9.5Mbps$ whose mark width of transmission rate is small it modifies when, like $rate+=11.5Mbps$, $rate0=10Mbps$ and $rate-=8.5Mbps$ whose mark width of transmission rate is large because it becomes possible, to modify, it can actualize finer rate control in comparison with when constitution in Figure 10 is applied to rate control section 115.

0111 Furthermore, instead of remembering the parameter group which consists of $rate+$, $rate0$ and $rate-$ no each parameter, for example the parameter and mark width of $rate0$ (difference between each rate) to remember opposite it does not care in parameter list memory section 115g. In this case, if when renewing the setting parameter of the rate control parameter setting section 115a~115c due to the parameter decisive circuit 115d, $rate+$ and $rate-$ no parameter should have been formed on the basis of the parameter and mark width of $rate0$

0112 (2) レート制御部115の第2の変形例 図12は図8のビデオサーバ10のネットワーク送受信部11内に設けられたレート制御部115の第2の変形例を示すブロック構成図であり、図11と同一部分には同一符号を付してある。

0113 図12の構成のレート制御部115の特徴は、図11中のレート制御部115に、レート監視回路115hを追加した点にある。レート監視回路115hは、ジッタ情報通知32を監視して、当該ジッタ情報通知32の示すジッタ値（レート差分）の例えば平均値を一定期間毎に取得する動作を行い、その一定期間におけるジッタ値の平均値に基づいて、パラメタリスト記憶部115gに登録されている複数のパラメータ組を、その平均値に適した別の複数のパラメータ組に変更する。例えば、送信レート（ビット率）が0.5Mbps, 1Mbps, 1.5Mbpsの3つのパラメータ組を、同じく4.5Mbps, 5Mbps, 5.5Mbpsの別の3つのパラメータ組に変更する。

0114 このようにパラメタリスト記憶部115gに登録される複数のパラメータ組自体も、ジッタ値の変化に応じて動的に変更することで、図11の構成のレート制御部115を用いる場合よりも、更に緻密なレート制御が実現できる。

0115 発明の効果以上詳述したように本発明によれば、受信側ノード装置にて受信レートと受信バッファからの読み出しレートとの差分、または当該読み出しレートを検出し、その検出した情報をATMセルを用いて送信側ノード装置に速やかに通知し、送信側ノード装置では、通知されたレート差分に基づいて、または送信レートと通知された読み出しレートとの差分に基づいて、送信レートを動的に変更するようにしたので、長時間にわたる連続メディアデータの転送でもジッタが蓄積するのが防止でき、特に画像データの転送において、送信側と受信側でのレートの微妙なずれの発生により、画面が壊れたり、ブラックアウトしたりするのを防ぐことができる。

which is selected according to jitter information.

0112 (2) as for 2nd deformation example Figure 12 of rate control section 115 it is the block diagram which shows the 2nd deformation example of the rate control section 115 which is provided inside network sending and receiving section 11 of video server 10 in Figure 8, the identical mark on the same one part as Figure 11 is attached.

0113 As for feature of rate control section 115 of constitution in Figure 12, there is a point which adds the rate supervisory circuit 115h to rate control section 115 in figure 11. For example the rate supervisory circuit 115h is, watching jitter information notification 32, the jitter value which particular jitter information notification 32 it shows (rate finite difference), the operation which acquires mean value in every fixed period is done, the plural parameter groups which are registered to parameter list memory section 115g on the basis of the mean value of the jitter value in that fixed period, are modified in another plural parameter groups which are suited for that mean value. For example, mark width of transmission rate modifies three parameter groups of 0.5Mbps, 1Mbps and 1.5Mbps, similarly in another three parameter groups of 4.5Mbps, 5Mbps and 5.5Mbps.

0114 This way when by the fact that it modifies dynamically according to the change of jitter value, rate control section 115 of constitution in Figure 11 is used compared to, furthermore fine rate control can actualize also the plural parameter groups itself which are registered to parameter list memory section 115g.

0115 As the effect of invention above detailed, according to this invention, at the receiving end node device finite difference of reception rate and read-out rate from the reception buffer, or to detect particular read-out rate, that to notify the information which is detected to the transmission side node device rapidly making use of the ATM cell, because in the transmission side node device, it tried to modify transmission rate dynamically on the basis of the finite difference of the read-out rate which is notified on the basis of the rate finite difference which is notified, or transmission rate, even with transfer of the continual media data which covers long haul jitter accumulating Be able to prevent, at the time of transferring the especially graphics data, on transmitting

end and receiving end the picture to be broken by the occurrence of the delicate gap of rate, blackout it is possible to prevent the fact that it does.

0 1 1 6 また本発明によれば、送信側から同一連続メディアデータを複数の仮想チャネルにより異なる送信レートで送信し、受信側では、受信レートと受信バッファからの読み出しレートとの差分の検出結果、つまりジッタ発生状況の検出結果に応じて、そのジッタ発生状況に適合した送信レートでの送信に用いられている仮想チャネルに動的に切り替える構成とすることにより、長時間にわたる連続メディアデータの転送でもジッタが蓄積するのを簡単に実現できる。

0116 In addition according to this invention, from transmitting end the identical continual media data can be transmitted at the transmission rate which differs depending upon the plural hypothetical channels, on receiving end, the fact that jitter accumulates can be actualized simply even with transfer of the continual media data which covers long haul by making the constitution which is changed to the hypothetical channel which is used for the transmission at the transmission rate which conforms to that jitter occurrence circumstance the detection result of finite difference of reception rate and read-out rate from the reception buffer, in other words according to the detection result of jitter occurrence circumstance, dynamically.

0 1 1 7 また本発明によれば、送信側での複数の仮想チャネルでの送信レートが、検出されたジッタ発生状況に応じて動的に変更設定される構成とすることにより、簡易な構成でありながら、より緻密にレート制御を行うことができる。

0117 In addition according to this invention, transmission rate with the plural hypothetical channels on transmitting end, being simple constitution by making the constitution which dynamically it is modified is set according to the jitter occurrence circumstance which is detected, although, compared to, it is possible to do rate control finely.

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-244509

(43)Date of publication of application : 08.09.2000

(51)Int.Cl.

H04L 12/28
H04N 5/907
H04N 7/173

(21)Application number : 11-040126

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 18.02.1999

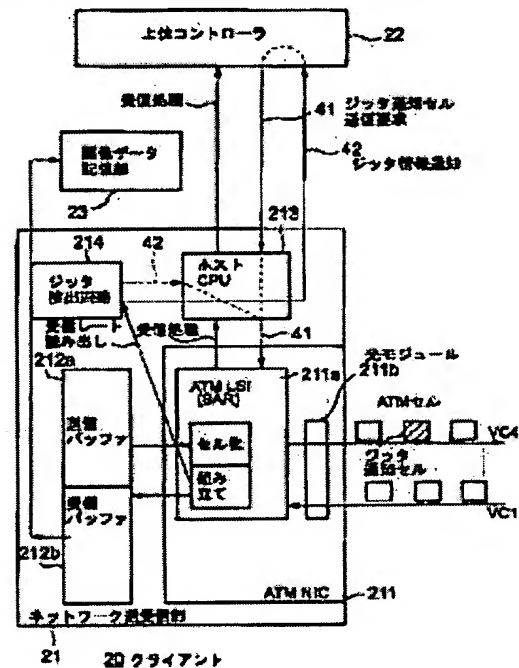
(72)Inventor : YAHAGI MITSURU

(54) CONTINUOUS MEDIA DATA TRANSFER SYSTEM AND RATE CONTROL METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent the storage of jitter even in the case of transferring continuous media data for a long time.

SOLUTION: A jitter detecting circuit 214 provided in a network transmission/ reception part 21 of a client 20 detects a differential between the reception rate of an ATM network interface card(ATM NIC) 211 and the read rate of received data from a reception buffer 212b and when the differential is out of fixed conditions, a jitter information notice 42 for reporting that rate differential as jitter information is issued. Then, the jitter notice cell to the side of transmission is transmitted from an ATM LSI 211a while using a specified VC. On the transmission side, the jitter information on the side of reception is acquired from this jitter notice cell and on the basis of that jitter information, the transmission rate of the transmission side ATM NIC is changed and controlled.



【特許請求の範囲】

【請求項 1】 送信側ノード装置から受信側ノード装置への連続メディアデータの転送に A T M ネットワークを用いた連続メディアデータ転送システムにおいて、前記受信側ノード装置は、前記 A T M ネットワークとの送受信インタフェースをなし、前記送信側ノード装置から送信された A T M セルの列を前記 A T M ネットワークを介して受信して、その受信 A T M セルの列から受信データに組み立てるセル組み立て機能を少なくとも有する受信側 A T M ネットワークインタフェース装置と、前記受信 A T M セルの列から組み立てられた受信データが一時記憶される受信バッファと、前記受信バッファから受信データを読み出して利用する上位利用手段と、前記受信側 A T M ネットワークインタフェース装置での受信レートと前記受信バッファからの受信データの読み出しレートとのレート差分を検出し、その検出結果に応じて当該レート差分を表すジッタ情報をジッタ通知 A T M セルにより前記受信側 A T M ネットワークインタフェース装置から前記 A T M ネットワークを介して前記送信側ノード装置に通知させる受信側ジッタ検出回路とを備え、前記送信側ノード装置は、前記 A T M ネットワークとの送受信インタフェースをなし、送信すべきデータを A T M セルの列に分解して前記 A T M ネットワークを介して前記受信側ノード装置に送信するセル化機能を少なくとも有する送信側 A T M ネットワークインタフェース装置と、前記送信側 A T M ネットワークインタフェース装置で前記受信側ノード装置からの前記ジッタ通知 A T M セルを受信した場合に、その受信した A T M セルからジッタ情報を検出する送信側ジッタ検出回路と、前記送信側ジッタ検出回路により検出されたジッタ情報に基づいて前記送信側 A T M ネットワークインタフェース装置での送信レートを変更制御するレート制御手段とを備えたことを特徴とする連続メディアデータ転送システム。

【請求項 2】 送信側ノード装置から受信側ノード装置への連続メディアデータの転送に A T M ネットワークを用いた連続メディアデータ転送システムにおいて、前記受信側ノード装置は、前記 A T M ネットワークとの送受信インタフェースをなし、前記送信側ノード装置から送信された A T M セルの列を前記 A T M ネットワークを介して受信して、その受信 A T M セルの列から受信データに組み立てるセル組み立て機能を少なくとも有する受信側 A T M ネットワークインタフェース装置と、前記受信 A T M セルの列から組み立てられた受信データが一時記憶される受信バッファと、

前記受信バッファから受信データを読み出して利用する上位利用手段と、前記受信バッファからの受信データの読み出しレートを検出し、その読み出しレートを読み出しレート通知 A T M セルにより前記受信側 A T M ネットワークインタフェース装置から前記 A T M ネットワークを介して前記送信側ノード装置に通知させる読み出しレート検出回路とを備え、前記送信側ノード装置は、前記 A T M ネットワークとの送受信インタフェースをなし、送信すべきデータを A T M セルの列に分解して前記 A T M ネットワークを介して前記受信側ノード装置に送信するセル化機能を少なくとも有する送信側 A T M ネットワークインタフェース装置と、前記送信側 A T M ネットワークインタフェース装置で前記受信側ノード装置からの前記読み出しレート通知 A T M セルを受信した場合に、その受信した A T M セルから前記受信側ノード装置での読み出しレートを検出し、現在の送信レートと当該読み出しレートとのレート差分をジッタ情報として検出する受信側ジッタ検出回路と、前記受信側ジッタ検出回路により検出されたジッタ情報に基づいて前記送信側 A T M ネットワークインタフェース装置での送信レートを変更制御するレート制御手段とを備えたことを特徴とする連続メディアデータ転送システム。

【請求項 3】 送信側ノード装置から受信側ノード装置への連続メディアデータの転送に A T M ネットワークを用いた連続メディアデータ転送システムにおいて、前記送信側ノード装置は、前記 A T M ネットワークとの送受信インタフェースをなし、送信すべきデータを A T M セルの列に分解して前記 A T M ネットワークを介して前記受信側ノード装置に送信するセル化機能を少なくとも有する送信側 A T M ネットワークインタフェース装置と、同一連続メディアデータを複数の仮想チャネルにより異なる送信レートで前記送信側 A T M ネットワークインタフェース装置から送信させるレート制御手段とを備え、前記受信側ノード装置は、前記 A T M ネットワークとの送受信インタフェースをなし、前記送信側ノード装置から送信された A T M セルの列を前記 A T M ネットワークを介して受信して、その受信 A T M セルの列から受信データに組み立てるセル組み立て機能を少なくとも有する受信側 A T M ネットワークインタフェース装置と、前記受信 A T M セルの列から組み立てられた受信データが一時記憶される受信バッファと、前記受信バッファから受信データを読み出して利用する上位利用手段と、前記受信側 A T M ネットワークインタフェース装置での受信レートと前記受信バッファからの受信データの読み

出しレートとのレート差分をジッタ情報として検出する受信側ジッタ検出回路と、
前記受信側ジッタ検出回路の検出結果に応じて前記複数の仮想チャネルの 1 つを選択するレート選択回路とを備えたことを特徴とする連続メディアデータ転送システム。

【請求項 4】 前記受信側ジッタ検出回路は、前記検出したジッタ情報をジッタ通知 A T M セルにより前記受信側 A T M ネットワークインタフェース装置から前記 A T M ネットワークを介して前記送信側ノード装置に通知させるように構成され、
前記送信側ノード装置は、前記送信側 A T M ネットワークインタフェース装置で前記受信側ノード装置からの前記ジッタ通知 A T M セルを受信した場合に、その受信した A T M セルからジッタ情報を検出する送信側ジッタ検出回路を更に備え、
前記レート制御手段は、同一連続メディアデータを複数の仮想チャネルにより送信させる際の送信レートを表すパラメータ組が複数登録されたパラメータリストと、前記送信側ジッタ検出回路の検出結果に応じて前記パラメータリストからパラメータ組を 1 つ選択するパラメータ決定回路と、前記パラメータ決定回路により選択されたパラメータ組に従って前記複数の仮想チャネルでの送信レートを切り替え制御する制御回路とを有していることを特徴とする請求項 3 記載の連続メディアデータ転送システム。

【請求項 5】 前記受信側ジッタ検出回路は、前記検出したジッタ情報をジッタ通知 A T M セルにより前記受信側 A T M ネットワークインタフェース装置から前記 A T M ネットワークを介して前記送信側ノード装置に通知させるように構成され、
前記送信側ノード装置は、前記送信側 A T M ネットワークインタフェース装置で前記受信側ノード装置からの前記ジッタ通知 A T M セルを受信した場合に、その受信した A T M セルからジッタ情報を検出する送信側ジッタ検出回路を更に備え、
前記レート制御手段は、同一連続メディアデータを複数の仮想チャネルにより送信させる際の送信レートを表すパラメータ組が複数登録されたパラメータリストと、前記送信側ジッタ検出回路の検出結果を監視して監視結果に基づいて前記パラメータリスト中の前記複数のパラメータ組を更新する更新手段と、前記送信側ジッタ検出回路の検出結果に応じて前記パラメータリストからパラメータ組を 1 つ選択するパラメータ決定回路と、前記パラメータ決定回路により選択されたパラメータ組に従って前記複数の仮想チャネルでの送信レートを切り替え制御する制御回路とを有していることを特徴とする請求項 3 記載の連続メディアデータ転送システム。

【請求項 6】 連続メディアデータの転送に A T M ネットワークを用い、送信側で同一連続メディアデータを複

数の仮想チャネルによりそれぞれ異なる送信レートにより送信することで、受信側では前記複数の仮想チャネルのうち当該受信側の状況に適合した仮想チャネルに切り替えてデータを受信することが可能な連続メディアデータ転送システムに適用される受信ノード装置であって、前記 A T M ネットワークとの送受信インタフェースをなし、前記送信側ノード装置から送信された A T M セルの列を前記 A T M ネットワークを介して受信して、その受信 A T M セルの列から受信データに組み立てるセル組み立て機能を少なくとも有する受信側 A T M ネットワークインタフェース装置と、

前記受信 A T M セルの列から組み立てられた受信データが一時記憶される受信バッファと、
前記受信バッファから受信データを読み出して利用する上位利用手段と、

前記受信側 A T M ネットワークインタフェース装置での受信レートと前記受信バッファからの受信データの読み出しレートとのレート差分をジッタ情報として検出する受信側ジッタ検出回路と、

前記受信側ジッタ検出回路の検出結果に応じて前記複数の仮想チャネルの 1 つを選択するレート選択回路とを具備することを特徴とする受信ノード装置。

【請求項 7】 A T M ネットワークとの送受信インタフェースをなし、送信すべきデータを A T M セルの列に分解して前記 A T M ネットワークを介して送信するセル化機能を少なくとも有する送信側 A T M ネットワークインタフェース装置を備えた送信側ノード装置から、前記 A T M ネットワークとの送受信インタフェースをなし、前記送信側ノード装置から送信された A T M セルの列を前記 A T M ネットワークを介して受信して、その受信 A T M セルの列から受信データに組み立てるセル組み立て機能を少なくとも有する受信側 A T M ネットワークインタフェース装置、受信 A T M セルの列から組み立てられた受信データが一時記憶される受信バッファ、及び前記受信バッファから受信データを読み出して利用する上位利用手段を備えた受信側ノード装置への連続メディアデータの転送が前記 A T M ネットワークを用いて行われる連続メディアデータ転送システムにおけるレート制御方法であって、

前記受信側ノード装置において、前記受信側 A T M ネットワークインタフェース装置での受信レートと前記受信バッファからの受信データの読み出しレートとのレート差分を検出し、その検出結果に応じて当該レート差分を表すジッタ情報をジッタ通知 A T M セルにより前記受信側 A T M ネットワークインタフェース装置から前記 A T M ネットワークを介して前記送信側ノード装置に通知し、

前記送信側ノード装置では、前記送信側 A T M ネットワークインタフェース装置で前記受信側ノード装置からの前記ジッタ通知 A T M セルを受信した場合に、その受信

したATMセルからジッタ情報を検出し、その検出したジッタ情報に基づいて前記送信側ATMネットワークインタフェース装置での送信レートを変更制御するようにしたことを特徴とするレート制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、動画データに代表される連続性を保証することが必要なマルチメディアデータをATM上に乗せて転送するATM転送技術を適用した連続メディアデータ転送システムに係り、特に送信側と受信側で正確な転送速度が保証されることが要求される場合の転送レートの微調整を行うのに好適な連続メディアデータ転送システム及びレート制御方法に関する。

【0002】

【従来の技術】マルチメディア技術のキー技術として、音声・画像・データ（コードデータ）といったあらゆる形態のデータを転送するネットワーク技術が必要となる。

【0003】このネットワーク技術には、

(1) 膨大な量のマルチメディアデータを高速で転送すること

(2) 音声のように低速（64kbps）なものから、画像データのように高速（数M～数10Mbps）なものまでの転送帯域のスケラビリティ

(3) マルチメディアデータ自体の特性から音声は遅延を嫌い、動画は遅延やジッタを嫌い、通常のデータ系は転送エラーを嫌うといったように、それぞれ異なる形態、性質のデータをそれぞれ高信頼性を保証しながら転送することが要求される。

【0004】現在、これらの条件を満足する高速ネットワーク技術の1つとして、ATM（Asynchronous Transfer Mode）と呼ばれる、ユーザのパケットを固定長のセルに分解して転送する技術が注目されている。このATM転送方式は、パケット交換のつくりやすさ、使いやすさと回線交換の高速性を兼ね備えており、最も注目されている技術である。

【0005】上記ATM転送技術、つまりマルチメディアデータをATM上に乗せて転送するATM転送技術を適用した連続メディアデータ転送システム（ネットワークシステム）における、送信側計算機（サーバ）は、主として、画像データ記憶部に蓄えられている画像データ等のマルチメディアデータを（例えば光ファイバを用いて実現される）ATMネットワークを介して受信側計算機（クライアント）に転送するネットワーク送受信部と、当該ネットワーク送受信部を含む送信側計算機全体を制御する上位コントローラとから構成される。

【0006】ネットワーク送受信部は、ATMネットワークとのインタフェースをネットワークインタフェース装置としての、例えば汎用のATM NIC（Network

Interface Card）と、このATM NICにより送受信されるデータを一時格納するための送受信バッファと、上位コントローラとATM NICとの中間に位置して、当該ATM NICを制御するホストCPUとから構成される。

【0007】このような構成の送信側計算機において、画像データの送信が必要な場合、上位コントローラからホストCPUを介して、或いはホストCPUから直接に、ネットワーク送受信部内のATM NICに対して送信要求が発行される。

【0008】するとネットワーク送受信部では、送信すべきデータを送信アプリケーションプログラム（以下、送信アプリケーションと略称する）に従って画像データ記憶部から取り込んで送信バッファに書き込む動作がホストCPUの制御により行われると共に、その送信バッファに書き込まれたデータをATM NICによりネットワークに送信する動作が行われる。ここでは、送信バッファに書き込まれたデータはATMセル（cell）と呼ばれる53バイト（byte）のパケットに分解して送信される。

【0009】一方、受信側計算機も、送信側計算機と同様に、上位コントローラと、ATM NICを持つネットワーク送受信部とから構成されている。この受信側計算機のネットワーク送受信部では、送信側計算機から送信されたATMセルの列をATM NICにてネットワークから受信してユーザパケットに組み立てて受信バッファに書き込む動作が行われる。また、受信側計算機のネットワーク送受信部では、上記の動作と並行して、受信バッファに書き込まれたデータを受信アプリケーションプログラム（以下、受信アプリケーションと略称する）に従って読み出して画像データ記憶部に格納する動作も行われる。

【0010】さて、上記の連続メディアデータ転送システムにおいて、送信側が一定のレートで送信するための代表的な方式として、

(1) 図13に示すように、インターバルIと個数Nを指定し、その範囲で一定のレートで送りながら、微細なずれを補正するセルを、或る個数のセルに対して或る個数の割合で追加する方式

(2) 図14に示すように、スケジューリングリスト（スケジューリングテーブル）を持ち、そのリストに従いスケジューリングしながら送信する方式等が知られている。

【0011】

【発明が解決しようとする課題】上記した従来の送信レート調整方式では、部分的には（つまり短い時間間隔では）レートの調整は可能である。しかし、映画の放映などのように長時間（2、3時間、或いはそれ以上）にわたるマルチメディアデータ（ビデオデータ）の転送では、長い時間間隔の中で見るとジッタが蓄積していく虞

がある。

【0012】このような状態になると、

(問題A) 送信バッファへの書き込みレート=送信レート=受信バッファからの読み出しレートでないと、送信アプリケーション或いは受信アプリケーションでの処理でオーバーフローやアンダーフローを起こしてしまう。

【0013】(問題B) 送信側のデータ転送レートの決定方式は種々あり、それら全てに対して受信アプリケーションでの処理レートを保証することは困難であるという問題が発生する。

【0014】そこで、この種の問題に対処するために、図15に示すように、受信アプリケーション151から送信アプリケーション152に対し、上位レベルでの例えばバックプレッシャ方式等によるフィードバック制御153を行うことで、送信側の転送量を制御する手法が比較的容易に考えられる。

【0015】しかし、この上位レベルでのフィードバック制御では、

(問題1) 書き込みレート、送信レート(転送レート)及び読み出しレートが微妙に異なる場合には対応できない

(問題2) 送信側と受信側の各々の処理速度が高速な場合には制御が困難

(問題3) 上記問題Bには対応できないといった問題がある。

【0016】本発明は上記事情を考慮してなされたものでその目的は、長時間にわたる連続メディアデータの転送でもジッタが蓄積するのが防止できる連続メディアデータ転送システム及びレート制御方法を提供することにある。

【0017】

【課題を解決するための手段】本発明は、送信側ノード装置から受信側ノード装置への連続メディアデータの転送にATMネットワークを用いた連続メディアデータ転送システムにおいて、上記受信側ノード装置に、ATMネットワークとの送受信インタフェースなし、送信側ノード装置から送信されたATMセルの列をATMネットワークを介して受信して、その受信ATMセルの列から受信データに組み立てるセル組み立て機能を少なくとも有する受信側ATMネットワークインタフェース装置と、上記受信ATMセルの列から組み立てられた受信データが一時記憶される受信バッファと、この受信バッファから受信データを読み出して利用する上位利用手段と、上記受信側ATMネットワークインタフェース装置での受信レートと受信バッファからの受信データの読み出しレートとのレート差分を検出し、その検出結果に応じて当該レート差分を表すジッタ情報をジッタ通知ATMセルにより受信側ATMネットワークインタフェース装置からATMネットワークを介して送信側ノード装置に通知させる受信側ジッタ検出回路とを設けると共に、

上記送信側ノード装置に、ATMネットワークとの送受信インタフェースをなし、送信すべきデータをATMセルの列に分解してATMネットワークを介して受信側ノード装置に送信するセル化機能を少なくとも有する送信側ATMネットワークインタフェース装置と、この送信側ATMネットワークインタフェース装置で受信側ノード装置からのジッタ通知ATMセルを受信した場合に、その受信したATMセルからジッタ情報を検出する送信側ジッタ検出回路と、この送信側ジッタ検出回路により検出されたジッタ情報に基づいて送信側ATMネットワークインタフェース装置での送信レートを変更制御するレート制御手段とを設けたことを特徴とする。

【0018】このような構成において、受信側ノード装置のジッタ検出回路(受信側ジッタ検出回路)は、受信側ATMネットワークインタフェース装置での受信レートと受信バッファからの受信データの読み出しレートとを監視して、そのレート差分を算出することで、当該レート差分を検出する。このレート差分を検出した時点で、受信側ノード装置では、当該受信側ノード装置自身の受信動作状況を反映したジッタ発生状況を把握することができる。したがって、このジッタ発生状況(レート差分)に応じて受信側でのレートの微調整を行うことも可能である。

【0019】受信側ジッタ検出回路で検出されたレート差分は、例えば(その絶対値が)基準値を超えている場合に当該受信側ジッタ検出回路からの要求に応じて、受信側ATMネットワークインタフェース装置によりジッタ情報としてATMセル(ジッタ通知セル)を用いて送信側ノード装置に通知される。ここで、ATMセル(ジッタ通知セル)を用いた送信側ノード装置へのジッタ情報通知には、空きレート或いは特定仮想チャネルを使用するとよい。

【0020】送信側ノード装置では、送信側ATMネットワークインタフェース装置で受信されるATMセルのうち、上記ジッタ通知セルから復元されるジッタ情報を送信側ジッタ検出回路にて検出するようにしており、当該ジッタ情報が検出された場合には、レート制御手段により当該ジッタ情報に基づいて送信側ATMネットワークインタフェース装置での送信レートが変更制御される。

【0021】このように、送信側ノード装置とATMネットワークを介して接続される受信側ノード装置での受信動作状況を表す、受信レートと受信バッファからの読み出しレートとの差分が、(例えば、その差分の絶対値が基準値を超えるか否かといった一定の条件に従って)ジッタ情報として、ATMネットワークインタフェース装置のレベルで送信側ノード装置にATMセル(ジッタ通知ATMセル)を用いて速やかに通知され、つまり短パケットでフィードバックされ、その通知されたジッタ情報に基づいてATMネットワークインタフェース装置

での送信レートが動的に変更制御（補正）されるため、長時間にわたる連続メディアデータの転送でもジッタが蓄積するのが防止でき、前記（問題 A）及び（問題 B）に対処可能となる。

【0022】ここで、受信側ノード装置において、上記受信側ジッタ検出回路に代えて、受信バッファからの受信データの読み出しレートを検出し、その読み出しレートを読み出しレート通知 A T Mセルにより受信側 A T Mネットワークインタフェース装置から A T Mネットワークを介して送信側ノード装置に通知させる読み出しレート検出回路を用いると共に、送信側ノード装置では、上記送信側ジッタ検出回路に代えて、受信側ノード装置から送られた読み出しレート通知 A T Mセルから受信側ノード装置での読み出しレートを検出し、現在の送信レートと当該読み出しレートとのレート差分をジッタ情報として検出する新たな送信側ジッタ検出回路を用いる構成とすることも可能である。

【0023】このように、受信ノード装置側だけで計算処理を伴うジッタ検出を行うのではなく、送信側ノード装置と受信側ノード装置とで分担してジッタ検出を行う構成とすることで、両ノード装置の負荷分散を図ることが可能となる。ここでは、送信レートと受信バッファからの読み出しレートとのレート差分が検出される点で、受信レートと受信バッファからの読み出しレートとのレート差分が検出される先の構成とは相違するが、受信レートは送信レートに追従することから、前者のレート差分をジッタ情報として用いることは可能である。

【0024】また本発明は、送信側ノード装置に、同一連続メディアデータを複数の仮想チャネルにより異なる送信レートで送信側 A T Mネットワークインタフェース装置から送信させるレート制御手段を設けると共に、受信側ノード装置には、受信側 A T Mネットワークインタフェース装置での受信レートと前記受信バッファからの受信データの読み出しレートとのレート差分をジッタ情報として検出する受信側ジッタ検出回路と、このジッタ検出回路の検出結果に応じて上記複数の仮想チャネルの 1つを選択するレート選択回路とを設けた構成とすることも特徴とする。

【0025】このような構成において、受信側ノード装置では、受信レートと受信バッファからの受信データの読み出しレートとの差分（レート差分）を検出した時点で、つまり受信側ノード装置にてジッタ発生状況を検出した時点で、送信側ノード装置と通信を行うことなく直ちに、同一連続メディアデータの送信に用いられている上記複数の仮想チャネルのうち、検出したジッタ発生状況に適合した送信レートでの送信に用いられている仮想チャネルが受信処理の対象として選択されるため、簡易な構成でありながら、ジッタ発生に極めて速やかに対処できる。

【0026】ここで、受信側ジッタ検出回路に、検出し

たジッタ情報をジッタ通知 A T Mセルにより受信側 A T Mネットワークインタフェース装置から A T Mネットワークを介して送信側ノード装置に通知させる機能を持たせる一方、送信側ノード装置に、受信側ノード装置からのジッタ通知 A T Mセルにより通知されたジッタ情報を検出する送信側ジッタ検出回路を設け、更に上記レート制御手段に、同一連続メディアデータを複数の仮想チャネルにより送信させる際の送信レートを表すパラメータ組が複数組登録されたパラメータリストと、上記送信側ジッタ検出回路の検出結果に応じて当該パラメータリストからパラメータ組を 1つ選択するパラメータ決定回路と、この選択されたパラメータ組に従って上記複数の仮想チャネルでの送信レートを切り替え制御する制御回路とを持たせた構成とするといふ。

【0027】このような構成では、複数の仮想チャネルを用いた同一連続メディアデータの送信の送信レートが、受信側ノード装置から通知されるジッタ情報に応じて動的に変更されるため、より緻密なレート制御が可能となる。

【0028】また本発明は、上記パラメータリストを有するレート制御手段に、送信側ジッタ検出回路の検出結果を監視して監視結果に基づいて上記パラメータリスト中の複数のパラメータ組を更新する更新手段を追加したことをも特徴とする。

【0029】このような構成においては、システム状態の変動に伴うジッタの変動に応じて、パラメータリスト中の複数のパラメータ組の内容が変更されるため、より一層緻密なレート制御が可能となる。なお、送信側ジッタ検出回路の検出結果を監視するのに、一定時間単位にジッタ値の平均とり、その平均値をもとに上記複数のパラメータ組の内容を変更するといふ。

【0030】

【発明の実施の形態】以下、本発明の実施の形態につき図面を参照して説明する。

【0031】〔第 1 の実施形態〕図 1 は本発明の第 1 の実施形態に係る連続メディア転送システムのシステム構成の概略を示すブロック図である。

【0032】同図において、10 はマルチメディアデータを転送する送信側ノード装置としてのサーバ（サーバ計算機）、例えばビデオデータを転送するビデオサーバ、20 はビデオサーバ 10 からビデオデータ（マルチメディアデータ）の供給を受ける受信側ノード装置としてのクライアント（クライアント計算機）である。ビデオサーバ 10 及びクライアント 20（つまりノード 10、20）は例えば光ファイバを用いて実現される A T Mネットワーク 30 に接続されている。なお、図では簡略化のために、A T Mネットワーク 30 に接続されるクライアント 20 が 1 台だけ示されているが、複数接続されるのが一般的である。ビデオサーバ 10 及びクライアント 20 は例えばワークステーション、パーソナルコン

ピュータ等の情報処理装置を用いて実現される。

【0033】図2は図1中のビデオサーバ10の構成を示すブロック図である。同図に示すように、ビデオサーバ10は、ネットワーク送受信部11と、上位コントローラ12と、画像データ記憶部13とから構成される。

【0034】ネットワーク送受信部11は、ATMネットワーク30とのインタフェースをなし、当該ネットワーク30との間でATMによりビデオデータ等の連続メディアデータの入出力を司るネットワークインタフェース装置、例えばATM NIC111を有しており、当該ATM NIC111を用いてATMネットワーク30との間でマルチメディアデータの送受信を行う。

【0035】ネットワーク送受信部11は、上記ATM NIC111の他に、ATM NIC111による送信の対象となるデータを一時格納するための送信バッファ112aと、ATM NIC111により受信されたデータを一時格納するための受信バッファ112bと、ホストCPU113と、本発明に直接関係するレート制御部114とから構成される。なお、送信バッファ112a及び受信バッファ112bをATM NIC111内に持たせることも可能である。

【0036】ATM NIC111には、SAR (Segmentation And Reassembly) LSIと呼ばれるLSI (ATM LSI) 111a、光モジュール111b、及び本発明に直接関係するジッタ検出回路111cが搭載されている。このジッタ検出回路111cがATM LSI 111aに内蔵される構成であってもよい。

【0037】ATM LSI 111aは、上位コントローラ12から送信要求31がホストCPU113を介して与えられた場合に、要求されたデータをATMセルと呼ばれる53バイトのパケットに分解するセル化機能と、ATMネットワーク30から受信したセルをユーザパケットに組み立てる組み立て機能を有する。またATM LSI 111aは、送受信完了の時点でホストCPU113に対して割り込みを発生しその旨を通知する機能を有する。

【0038】光モジュール111bは、ATM LSI 111aから出力されたATMセルを光のレベルに変換してATMネットワーク30に送出すると共に、ATMネットワーク30から受信したATMセルを電気信号に変換してATM LSI 111aに出力する光／電気変換機能を有する。

【0039】ジッタ検出回路111cは、クライアント20からATMネットワーク30を介して転送される後述するジッタ通知セルから復元されるジッタ情報(ジッタ値)の検出を行い、対応するジッタ情報通知32をレート制御部114に対して直接に、上位コントローラ12に対して直接またはホストCPU113経由で出力する。

【0040】ホストCPU113は、上位コントローラ

12とATM NIC111との中間に位置して、当該ATM NIC111を制御する。ホストCPU113は、ジッタ検出回路111cからジッタ情報通知32が送られた場合、レート制御部114に対し送信レートのパラメータ変更要求33を発行する。

【0041】レート制御部114は、ジッタ検出回路111cからのジッタ情報通知32に応じて送信レートパラメータを決定し、上位コントローラ12またはホストCPU113からのパラメータ変更要求33に応じて、この決定した送信レートパラメータでの送信レート制御に切り替える機能を持つ。

【0042】上位コントローラ12は、送信アプリケーション等のアプリケーションプログラムの実行機能を有し、ネットワーク送受信部11を含むシステム全体を制御する。上位コントローラ12は、ジッタ検出回路111cから直接にジッタ情報通知32が送られた場合、レート制御部114に対しパラメータ変更要求33を発行する。

【0043】画像データ記憶部13は、送信すべき画像データ等のマルチメディアデータを蓄積しておくのに用いられるもので、例えばハードディスク装置である。

【0044】図3は図1中のクライアント20の構成を示すブロック図である。同図に示すように、クライアント20は、ネットワーク送受信部21と、受信アプリケーション等のアプリケーションプログラムの実行機能を有し、ネットワーク送受信部21を含むシステム全体を制御する上位コントローラ22と、受信した画像データ等のマルチメディアデータを記憶するのに用いられる画像データ記憶部23とから構成される。

【0045】ネットワーク送受信部21は、ATMネットワーク30とのインタフェースをなすネットワークインタフェース装置としてのATM NIC211と、当該ATM NIC211による送信の対象となるデータを一時格納するための送信バッファ212aと、当該ATM NIC211により受信されたデータを一時格納するための受信バッファ212bと、上位コントローラ22とATM NIC211との中間に位置して、当該ATM NIC211を制御するホストCPU213と、本発明に直接関係するジッタ検出回路214とから構成される。

【0046】ジッタ検出回路214は、ATM NIC211内のATM LSI211aでのデータの受信レート(実受信レート)と受信バッファ212bからのデータの読み出し(取り出し)レートとの差分を計算し、その計算結果をジッタ検出結果として通知するためのジッタ情報通知42を上位コントローラ22に直接にまたはホストCPU213を介して間接に出力する。

【0047】ATM NIC211には、図2中のATM LSI111a及び光モジュール111bに相当する、ATM LSI211a及び光モジュール211b

が搭載されている。ATM LSI 1211aは、セル化機能と組み立て機能を有しており、ホストCPU 213からジッタ通知セル送信要求41が与えられた場合には、そのセル化機能により、要求されたジッタ情報をビデオサーバ10に通知するためのATMセル（ジッタ通知セル）に分解して、光モジュール211bからATMネットワーク30を介してビデオサーバ10に送信する。ここでジッタ通知セルの送信には、空きレート或いは仮想チャネル（Virtual Channel、以下VCと称する）が使用される。

【0048】図4は図2中のレート制御部114の構成を示すブロック図である。同図に示すように、レート制御部114は、複数、例えば2つのレート制御パラメータ設定部114a、114bと、パラメータ決定回路114dと、レート切り替え回路114eと、レート制御回路114fとから構成される。

【0049】レート制御パラメータ設定部114a、114bは、現在使用中のレート制御パラメータまたは次に使用すべきレート制御パラメータを設定記憶するのに用いられる。パラメータ決定回路114dは、ジッタ検出回路111cからのジッタ情報通知32に応じて最適レート制御パラメータを決定し、レート制御パラメータ設定部114a、114bの一方に設定する。

【0050】レート切り替え回路114eは、上位コントローラ12またはホストCPU 113からのパラメータ変更要求33に応じてレート制御パラメータの切り替えを行う。レート制御回路114fは、レート切り替え回路114eによって切り替えられたレート制御パラメータによりATM NIC 111での送信レートの制御を行う。

【0051】次に本実施形態の動作を説明する。ビデオサーバ10において、クライアント20への画像データの送信が必要な場合、上位コントローラ12からホストCPU 113を介して、或いはホストCPU 113から直接に、ネットワーク送受信部11内のATM NIC 111に対して送信要求31が発行される。

【0052】するとネットワーク送受信部11では、送信すべきデータを送信アプリケーションに従って画像データ記憶部13から取り込んで送信バッファ112aに書き込む動作がホストCPU 113の制御により行われる。これと並行して、送信バッファ112aに書き込まれたデータをATM NIC 111内のATM LSI 111aが取り出して、ATMネットワーク30を介してクライアント20に送信する動作が行われる。

【0053】ここでレート制御部114内のレート制御パラメータ設定部114a、114bのうちの例えばレート制御パラメータ設定部114aには、要求された画像データをクライアント20に送信するのに必要な送信レートを示すレート制御パラメータの初期値（例えば、10Mbpsの送信レートを示すレート制御パラメー

タ）がパラメータ決定回路114dによって設定されており、その初期値がレート切り替え回路114eにより選択されてレート制御回路114fに与えられているものとする。

【0054】この場合、レート制御回路114fは、レート切り替え回路114eにより選択されているレート制御パラメータの示す送信レート（10Mbps）をATM NIC 111内のATM LSI 111aに設定し、その送信レートでの送信を行わせる。

10 【0055】したがってATM LSI 111aでは、送信バッファ112aに書き込まれたデータをセル化機能によりATMセルの列に分解して、レート制御部114により設定された送信レートで光モジュール111bよりATMネットワーク30を介してクライアント20に送信する動作が行われる。

【0056】一方、クライアント20では、ビデオサーバ10（内のATM LSI 111a）からATMネットワーク30を介して送信されたATMセルの列を、ネットワーク送受信部21内のATM NIC 211に内蔵されたATM LSI 211aにより受信して、その組み立て機能を用いてユーザパケットに組み立てて受信バッファ212bに書き込む動作が行われる。このATM LSI 211aでの基準の受信レートは、ビデオサーバ10からの画像データ（マルチメディアデータ）送信前に当該ビデオサーバ10との間で決められて予め設定されているものとする。ここでは、基準受信レート（設定受信レート）には上記送信レートの初期値（10Mbps）に一致する値が用いられる。

30 【0057】また、ATM LSI 211aによるATMセルの受信と、受信ATMセルの列のユーザパケットへの組み立てと、組み立てたデータの受信バッファ212bへの書き込みに並行して、当該受信バッファ212bに書き込まれたデータを受信アプリケーションに従ってホストCPU 213が読み出して画像データ記憶部23に格納する動作が行われる。このホストCPU 213による受信バッファ212bから画像データ記憶部23への受信データ読み出し（取り出し）のレートは、ホストCPU 213の動作速度と当該ホストCPU 213上で動作するOS（オペレーティングシステム）に依存し、負荷状態によって変化する。

40 【0058】クライアント20内のネットワーク送受信部21に設けられているジッタ検出回路214は、ATM NIC 211内のATM NIC 211での実際の受信レート（実受信レート）と受信バッファ212bから画像データ記憶部23への受信データ読み出しのレートとを監視して、そのレート差分を計算しており、そのレート差分（の絶対値）が基準値を超えた場合には、そのレート差分をジッタ情報（ジッタ値）として正または負の符号付きで表すジッタ情報通知42を、直接に或いはホストCPU 213を介して上位コントローラ22に

送る。

【0059】上位コントローラ22は、ジッタ検出回路214からジッタ情報通知42を直接受け取ると、当該ジッタ情報通知42の示すレート差分（ジッタ情報）をATMセル（ジッタ通知セル）によりビデオサーバ10（送信側）に通知することを要求するジッタ通知セル送信要求41をホストCPU213に発行する。このジッタ通知セル送信要求41には、ジッタ情報通知42の示すジッタ情報（レート差分）が含まれている。

【0060】ホストCPU213は、ジッタ検出回路214からジッタ情報通知42を受け取った場合には、そのジッタ情報通知42を上位コントローラ22に送ると共に、ATM NIC211に対してジッタ通知セル送信要求41を発行する。またホストCPU213は、上位コントローラ22からジッタ通知セル送信要求41を受け取った場合には、当該ジッタ通知セル送信要求41をATM NIC211内のATM LSI211aに送る。

【0061】ATM LSI211aは、ホストCPU213からジッタ通知セル送信要求41を受け取ると、当該要求41中からジッタ情報（ジッタ値）、即ちジッタ検出回路214にて検出されたレート差分の情報を取得する。そしてATM LSI211aは、取得したジッタ情報をATMセル（ジッタ通知セル）により、図5（a）に示すように空きレートを使用して、或いは図5（b）に示すように特定VC（ここでは、VC1～VC4のうちのVC4）を使用して、ATMネットワーク30を介してビデオサーバ10に送信する。

【0062】なお、ジッタ検出回路214からのジッタ情報通知42がジッタ通知セル送信要求41を兼ねており、当該ジッタ情報通知42がそのままATM LSI211aに送られる構成としても構わない。

【0063】さて、クライアント20内のATM LSI211aから空きレート或いは特定VCを使用してATMネットワーク30経由で送信されたビデオサーバ10宛でのジッタ通知セルは、当該ビデオサーバ10のネットワーク送受信部11内のATM NIC111に内蔵されたATM LSI111aにより受信される。このATM LSI111aにて受信されたジッタ通知セルは、当該ATM LSI111aの組み立て機能により、ジッタ情報（レート差分の情報）に復元される。

【0064】ATM NIC111内のジッタ検出回路111cは、ATM LSI111aにより受信されて復元されたジッタ情報を検出し、対応するジッタ情報通知32を発行する。このジッタ情報通知32はジッタ検出回路111cに送られると共に、上位コントローラ12に対しても直接またはホストCPU113を介して送られる。

【0065】上位コントローラ12は、ジッタ検出回路111cから直接ジッタ情報通知32が送られた場合、

レート制御部114に対し、送信レートのパラメータ変更要求33を発行する。

【0066】ホストCPU113は、ジッタ検出回路111cからジッタ情報通知32が送られた場合、そのジッタ情報通知32を上位コントローラ12に伝達すると共に、当該上位コントローラ12に代わって、レート制御部114に対し、送信レートのパラメータ変更要求33を発行する。

【0067】レート制御部114内のパラメータ決定回路114dは、ジッタ検出回路111cからジッタ情報通知32が送られると、当該ジッタ情報通知32の示すジッタ情報、即ちクライアント20側のジッタ検出回路214で検出されたデータの受信レート（実受信レート）と受信バッファ212bからのデータの読み出しレートとの差分の情報に基づいて、最適な送信レートを示すレート制御パラメータを決定し、レート制御パラメータ設定部114a、114bのうち、現在レート切り替え回路114eにより選択されていない側（ここでは、レート制御パラメータ設定部114b）に設定する。

【0068】そしてレート制御部114内のレート切り替え回路114eは、上位コントローラ12またはホストCPU113からパラメータ変更要求33が送られると、レート制御パラメータの切り替えを行い、レート制御パラメータ設定部114a、114bのうち、現在選択されていない側に設定されているレート制御パラメータ、即ち今回ジッタ情報通知32に応じて決定された最新のレート制御パラメータをレート制御回路114fに与える。

【0069】これによりレート制御回路114fは、レート切り替え回路114eによるレート制御パラメータの切り替えで与えられる最新のレート制御パラメータによりATM NIC111での送信レートの制御（例えば、現在の10Mbpsから+1Mbps或いは-1Mbpsだけ変化させた送信レートへの切り替え制御）を行う。

【0070】以上に述べたように、本実施形態においては、クライアント20（受信側ノード）に設けたジッタ検出回路214において、データの受信レート（実受信レート）と受信バッファ212bからのデータの読み出しレートとを監視して、その差分（の絶対値）が基準値を超えた場合に、その差分の情報（ジッタ情報）をジッタ通知セルと呼ぶATMセルにより空きレートまたは特定VCを用いてビデオサーバ10（送信側ノード）に通知し、このジッタ通知セルで通知されたジッタ情報に基づいて送信レートを動的に変更するようにした。

【0071】この結果、長時間にわたるビデオデータ等の連続メディアデータ転送であっても、ジッタが蓄積されるのを防ぐことができるようになり、前記問題A、問題Bに対処できる。よって、送信側と受信側でのレートの微妙なズレが発生しても、それによって、画面が壊れ

たり、ブラックアウトしたりするといった問題が発生しなくなる。

【0072】第2の実施形態前記第1の実施形態では、クライアント20側にジッタ検出回路214を設けることで、クライアント20側でジッタ情報を検出する場合について説明したが、このジッタ情報の検出を、ビデオサーバ10（送信側）及びクライアント20（受信側）の両方で分担して行うことで、負荷分散を図ることも可能である。

【0073】そこで、ジッタ情報の検出を送信側及び受信側の両方で分担するようにした、本発明の第2の実施形態について図面を参照して説明する。なお、システム構成は前記第1の実施形態と同様であるため、図1を援用し、ビデオサーバ及びクライアントについても、構成は前記第1の実施形態とは異なるものの、便宜的に同実施形態のビデオサーバ10及びクライアント20と同一符号を使用する。

【0074】図6は本発明の第2の実施形態に係るビデオサーバの構成を示すブロック図であり、図2と同一部分には同一符号を付してある。図6の構成のビデオサーバ10が図2のビデオサーバ10と異なる点は、ATM NIC111内に、図2中のジッタ検出回路111cに代えて、ジッタの計算を行うことでジッタ検出を行うジッタ検出回路111dが設けられていることである。

【0075】ジッタ検出回路111dは、ATM LSI111aからの送信レート（転送レート）とクライアント20から送信される後述する読み出しレート通知セルから取得できる読み出しレートとの差分を計算し、そのレート差分（の絶対値）が基準値を超えた場合に、そのレート差分を正または負の符号付きで表すジッタ情報通知32をレート制御部114に送ると共に、上位コントローラ12に対して直接にまたはホストCPU113を介して間接に送る。

【0076】図7は本発明の第2の実施形態に係るクライアントの構成を示すブロック図であり、図3と同一部分には同一符号を付してある。図7の構成のクライアント20が図3のクライアント20と異なる点は、ネットワーク送受信部21内に、図3中のジッタ検出回路214に代えて読み出しレート検出回路215が設けられていることである。

【0077】読み出しレート検出回路215は、受信バッファ212bからのデータの読み出し（取り出し）レートを監視し、その監視結果としての読み出しレートを、ATMセル（読み出しレート通知セル）によりビデオサーバ10（送信側）に通知することを要求する読み出しレート通知セル送信要求43をATM LSI211aに発行する。この場合、ATM LSI211aからは、ジッタ通知セルではなくて読み出しレート通知セルが送信側に送信されることになる。

【0078】次に、第2の実施形態の動作を説明する。

まず、図7の構成のクライアント20では、ATM LSI211aによるATMセルの受信と、受信ATMセルの列のユーザパケットへの組み立てと、組み立てたデータの受信バッファ212bへの書き込みに並行して、当該受信バッファ212bに書き込まれたデータを受信アプリケーションに従ってホストCPU213が読み出して画像データ記憶部23に格納する動作が行われる。

【0079】読み出しレート検出回路215は、この受信バッファ212bからの受信データ読み出し（取り出し）のレートを例えば一定時間間隔で監視しており、そのその都度、その読み出しレートを読み出しレート通知セルにより送信側に通知することを要求する読み出しレート通知セル送信要求43をATM LSI211aに発行する。

【0080】ATM LSI211aは、読み出しレート検出回路215から読み出しレート通知セル送信要求43を受け取ると、当該要求43中から読み出しレートを取得する。そしてATM LSI211aは、取得した読み出しレートをATMセル（読み出しレート通知セル）により、図5（a）に示すように空きレートを使用して、或いは図5（b）に示すように特定VC（ここでは、VC1～VC4のうちのVC4）を使用して、ATMネットワーク30を介してビデオサーバ10に送信する。

【0081】クライアント20内のATM LSI211aから空きレート或いは特定VCを使用してATMネットワーク30経由で送信されたビデオサーバ10宛ての読み出しレート通知セルは、当該ビデオサーバ10のネットワーク送受信部11内のATM NIC111に内蔵されたATM LSI111aにより受信される。このATM LSI111aにて受信された読み出しレート通知セルは、当該ATM LSI111aの組み立て機能により、読み出しレートの情報に復元される。

【0082】ATM NIC111内のジッタ検出回路111dは、ATM LSI111aにより受信されて復元された読み出しレートを検出する。そしてジッタ検出回路111dは、ATM NIC111での現在の送信レート（転送レート）と受信した読み出しレートとの差分を計算し、その計算結果であるジッタ情報をジッタ検出結果として通知するためのジッタ情報通知32をレート制御部114に送ると共に、上位コントローラ12に対して直接にまたはホストCPU113を介して間接に送る。以降の動作は、前記第1の実施形態と同様である。

【0083】以上に述べた第2の実施形態では、ジッタ情報の検出を、ビデオサーバ10（送信側ノード）及びクライアント20（受信側ノード）で分担して行うようにしたので、両者の負荷分散を図ることができる。なお、この第2の実施形態では、送信側での送信レートと受信側での受信バッファ212bからの読み出しレート

との差分をジッタ情報として検出する点で、前記第1の実施形態のように受信側での受信レートと読み出しレートとの差分をジッタ情報として検出するのと異なるが、このジッタ情報をもとに送信レートが動的に変更されると、受信側での受信レート（実受信レート）もそれに追従して変更される可能性があるため、受信レートと読み出しレートとの差分の検出結果に応じて送信レートを制御するのと同様となる。

【0084】なお、以上の説明では、読み出しレート検出回路215からATM LSI211aに対して読み出しレート通知セル送信要求43が発行されるものとしたが、前記第1の実施形態のジッタ検出回路214によるジッタ情報通知42と同様に、読み出しレート検出回路215からホストCPU213または上位コントローラ22への読み出しレート通知を行い、それに応じてホストCPU213または上位コントローラ22から読み出しレート通知セル送信要求43が発行される構成であっても構わない。

【0085】〔第3の実施形態〕前記第1の実施形態では、送信側でジッタ情報に基づいて送信レートを動的に変更する場合について説明したが、送信側ではジッタ情報に無関係に複数のVCを用いて異なる送信レートで同一データを並行して送信し、受信側でジッタ情報に基づいて受信VCを切り替えるようにすることも可能である。

【0086】そこで、ジッタ情報に基づいて、受信側で最適なレートのVCを切り替え使用するようにした、本発明の第3の実施形態について図面を参照して説明する。なお、システム構成は前記第1の実施形態と同様であるため、図1を援用し、ビデオサーバ及びクライアントについても、構成は前記第1の実施形態とは異なるものの、便宜的に同実施形態のビデオサーバ10及びクライアント20と同一符号を使用する。

【0087】図8は本発明の第3の実施形態に係るビデオサーバの構成を示すブロック図であり、図2と同一部分には同一符号を付してある。図8の構成のビデオサーバ10が図2のビデオサーバ10と異なる点は、図2中のレート制御部114に代えて、複数のVCを用いて異なる送信レートで同一データを並行して送信するためのレート制御を行うレート制御部115が設けられていることである。ここでは、VC1、VC2、VC3を用いて、それぞれ送信レート $rate+$ 、 $rate0$ 、 $rate-$ で同一データが送信される。この送信レート $rate+$ 、 $rate0$ 、 $rate-$ の大小関係は、 $rate+ > rate0 > rate-$ のようになっている。

【0088】図9は本発明の第3の実施形態に係るクライアントの構成を示すブロック図であり、図3と同一部分には同一符号を付してある。図9の構成のクライアント20が図3のクライアント20と異なる点は、ATM NIC211内に、切り替え要求45に応じて受信V

Cを切り替えるレート選択回路211cが追加されていることと、図3中のジッタ検出回路214に代えて、検出したジッタ情報に基づいて切り替え要求45を生成してレート選択回路211cに供給するジッタ検出回路216が設けられていることである。

【0089】図10は図8中のレート制御部115の構成を示すブロック図である。同図に示すように、レート制御部115は、複数、例えば3つのレート制御パラメータ設定部115a、115b、115cと、レート制御回路115fとから構成される。

【0090】レート制御パラメータ設定部115a、115b、115cは、上記送信レート $rate+$ 、 $rate0$ 、 $rate-$ に対応するレート制御パラメータを設定記憶するのに用いられる。レート制御回路115fは、レート制御パラメータ設定部115a、115b、115cに設定されている各レート制御パラメータによりATM NIC111での送信レート $rate+$ 、 $rate0$ 、 $rate-$ の制御を行う。

【0091】次に、第3の実施形態の動作を説明する。ビデオサーバ10において、クライアント20への画像データの送信を行う場合、レート制御部115内のレート制御パラメータ設定部115a、115b、115cには、上位コントローラ12またはホストCPU113からのパラメータ変更要求33に応じて、送信レート $rate+$ 、 $rate0$ 、 $rate-$ にそれぞれ対応するレート制御パラメータが設定される。ここで、 $rate0$ は、目的の送信レート（例えば10Mbps）であり、 $rate+$ 及び $rate-$ は、 $rate0$ によって自動的に定められる送信レートである。ここでは、 $rate+$ には $rate0$ より1Mbpsだけ大きく、 $rate-$ は $rate0$ より1Mbpsだけ小さい値が用いられる。なお、 $rate+$ 及び $rate-$ が、 $rate0$ に対して一定割合だけ異なるものであっても構わない。

【0092】レート制御部115内のレート制御回路115fは、レート制御パラメータ設定部115a、115b、115cにそれぞれ設定されているレート制御パラメータの示す送信レート $rate+$ 、 $rate0$ 、 $rate-$ をATM NIC111内のATM LSI111aに設定する。

【0093】これにより、ATM LSI111aは、上位コントローラ12からホストCPU113を介して、或いはホストCPU113から直接に、送信要求31が発行されると、画像データ記憶部13から取り出されて送信バッファ112aに書き込まれたデータをセル化機能によりATMセルの列に分解し、レート制御部115により設定された送信レート $rate+$ 、 $rate0$ 、 $rate-$ でそれぞれVC1、VC2、VC3を使用して光モジュール111bよりATMネットワーク30を介してクライアント20に送信する。

【0094】一方、クライアント20では、ビデオサーバ10（内のATM LSI111a）からVC1、VC2、VC3を使用してATMネットワーク30経由でrate+、rate0、rate-で送信されたATMセルの列がATM NIC211により受信される。

【0095】ATM NIC211内のレート選択回路211cは、最初はVC1～VC3のうちのVC2を選択する。これにより、rate+、rate0、rate-で送信された各ATMセルの列（データ自体は同一）のうち、rate0で送信されたATMセルの列がATM LSI211aに送られて、その組み立て機能を用いてユーザパケットに組み立てられ、受信バッファ212bに書き込まれる。

【0096】これと並行して、受信バッファ212bに書き込まれたデータを受信アプリケーションに従ってホストCPU213が読み出して画像データ記憶部23に格納する動作が行われる。。

【0097】クライアント20内のネットワーク送受信部21に設けられているジッタ検出回路216は（前記第1の実施形態におけるジッタ検出回路214と同様に）、ATM NIC211内のATM LSI211aでの実際の受信レートと受信バッファ212bから画像データ記憶部23への受信データ読み出しのレートを監視して、そのレート差を計算している。

【0098】もし、上記レート差分（の絶対値）が基準値を超えた場合には、ジッタ検出回路216は、そのレート差を正または負の符号付きで表すジッタ情報通知42を、直接に或いはホストCPU213を介して上位コントローラ22に送る。これによりホストCPU213から直接に、或いは上位コントローラ22からホストCPU213を介してATM LSI211aにジッタ通知セル送信要求41が送られて、前記第1の実施形態と同様に、ビデオサーバ10に対してジッタ通知セルが特定VC（ここではVC4）を使用して送信される。

【0099】なお、クライアント20における、ジッタ検出回路216からのジッタ情報通知42の出力、それに伴うホストCPU213または上位コントローラ22からのジッタ通知セル送信要求41の出力、それに伴うジッタ通知セル送信は、必ずしも必要でない。この場合、ビデオサーバ10におけるジッタ検出回路111cも必要でない。

【0100】さて、ジッタ検出回路216は、上記レート差分（の絶対値）が基準値を超えた場合、その際のレート差分の符号に応じた切り替え要求45をレート選択回路211cに出力することで、受信VCを切り替えさせる。

【0101】例えば、VC2が選択されている状態でレート差分（の絶対値）が基準値を超えた場合には、当該レート差分の符号が正であれば、つまり受信レートの方が読み出しレートより大きいならば、rate-での送

信に使用されているVC3に切り替えられ、当該レート差分の符号が負であれば、つまり受信レートの方が読み出しレートより小さいならば、rate+での送信に使用されているVC1に切り替えられる。なお、レートとの差分（の絶対値）が基準値以下の場合には、rate0での送信に使用されているVC2の選択状態に戻される。

【0102】このように第3の実施形態では、クライアント20（送信側）のジッタ検出回路216により受信レートと読み出しレートとの差分を検出した時点で、その差分、即ちジッタ情報に応じて、異なる送信レートのVC1～VC3のいずれかが受信VCとして直ちに切り替えられるため、前記第1の実施形態、或いは前記第2の実施形態に比べて、レートのずれを速やかに補正することができる。

【0103】〔レート制御部115の変形例〕以上の実施形態では、補正（切り替え）可能な送信レートが固定されることから、レート制御を緻密に行う必要があるシステムには適さない。そこで、レートのずれを速やかに補正できるだけでなく、緻密なレート制御を実現可能とするためのレート制御部115の2つの変形例について順次説明する。

【0104】（1）レート制御部115の第1の変形例図11は図8のビデオサーバ10のネットワーク送受信部11内に設けられたレート制御部115の第1の変形例を示すブロック構成図であり、図10と同一部分には同一符号を付してある。図11の構成のレート制御部115（便宜的に図10のレート制御部115と同一符号を使用してある）が図10のレート制御部115と異なる点は、レート制御パラメータ設定部115a、115b、115cに設定可能な（送信レートrate+、rate0、rate-を表す）レート制御パラメータ組が複数組登録されるパラメータリスト記憶部115gと、パラメータ決定回路115dとが追加されていることである。このパラメータ決定回路115dは、パラメータ変更要求33に応じて、パラメータリスト記憶部115gからジッタ情報通知32で示されるジッタ情報（レート差分）に対応するパラメータ組を選択し、当該パラメータ組によりレート制御パラメータ設定部115a～115cの設定内容を更新する。

【0105】このような構成のレート制御部115を図8のビデオサーバ10内に設けた場合の動作を説明する。まず、図9に示したクライアント20側のジッタ検出回路214にて、受信レートと読み出しレートとの差分が基準値を超えたことが検出された結果、その差分を示すジッタ情報を通知するためのジッタ通知セルが、クライアント20（内のATM LSI211a）によりATMネットワーク30を介してビデオサーバ10に送信されたものとする。

【0106】クライアント20から送信されたジッタ通

知セルは、ビデオサーバ 10 内の ATM NIC 111 に内蔵された ATM LSI 111a により受信され、当該 ATM LSI 111a の組み立て機能により、ジッタ情報（レート差分の情報）に復元される。

【0107】ATM NIC 111 内のジッタ検出回路 111c は、ATM LSI 111a により受信されて復元されたジッタ情報を検出し、対応するジッタ情報通知 32 を発行する。この場合、上位コントローラ 12 またはホスト CPU 113 からレート制御部 115 にパラメータ変更要求 33 が送られる。

【0108】レート制御部 115 内のパラメータ決定回路 115d は、上位コントローラ 12 またはホスト CPU 113 からパラメータ変更要求 33 が送られると、パラメータリスト記憶部 115g の中から、ジッタ検出回路 111c より送られているジッタ情報通知 32 の示すジッタ情報（レート差分）に対応する最適なパラメータ組を選択し、そのパラメータ組中の各レート制御パラメータによりレート制御パラメータ設定部 115a~115c の設定内容を更新する。

【0109】レート制御回路 115f は、この更新（設定パラメータの更新）後のレート制御パラメータ設定部 115a~115c の内容により、ATM LSI 111a での送信レート $rate+$ 、 $rate0$ 、 $rate-$ の制御を行う。

【0110】このように、図 8 中のレート制御部 115 に、図 11 の構成を適用した場合、検出されたジッタ情報（レート差分）の値に応じて、例えば $rate+=11Mbps$ 、 $rate0=10Mbps$ 、 $rate-=9Mbps$ から、送信レートの刻み幅の小さい $rate+=10.5Mbps$ 、 $rate0=10Mbps$ 、 $rate-=9.5Mbps$ のように変更するとか、送信レートの刻み幅の大きい $rate+=11.5Mbps$ 、 $rate0=10Mbps$ 、 $rate-=8.5Mbps$ のように変更することが可能となるため、レート制御部 115 に図 10 の構成を適用した場合に比べて、より緻密なレート制御が実現できる。

【0111】なお、パラメータリスト記憶部 115g には、 $rate+$ 、 $rate0$ 、 $rate-$ の各パラメータからなるパラメータ組を記憶する代わりに、例えば $rate0$ のパラメータと刻み幅（各レート間の差）の対を記憶するようにしても構わない。この場合、パラメータ決定回路 115d によるレート制御パラメータ設定部 115a~115c の設定パラメータの更新時に、ジッタ情報に応じて選択された $rate0$ のパラメータと刻み幅に基づいて、 $rate+$ と $rate-$ のパラメータを生成すればよい。

【0112】（2）レート制御部 115 の第 2 の変形例
図 12 は図 8 のビデオサーバ 10 のネットワーク送受信部 11 内に設けられたレート制御部 115 の第 2 の変形例を示すブロック構成図であり、図 11 と同一部分には

同一符号を付してある。

【0113】図 12 の構成のレート制御部 115 の特徴は、図 11 中のレート制御部 115 に、レート監視回路 115h を追加した点にある。レート監視回路 115h は、ジッタ情報通知 32 を監視して、当該ジッタ情報通知 32 の示すジッタ値（レート差分）の例えば平均値を一定期間毎に取得する動作を行い、その一定期間におけるジッタ値の平均値に基づいて、パラメータリスト記憶部 115g に登録されている複数のパラメータ組を、その平均値に適した別の複数のパラメータ組に変更する。例えば、送信レートの刻み幅が 0.5Mbps、1Mbps、1.5Mbps の 3 つのパラメータ組を、同じく 4.5Mbps、5Mbps、5.5Mbps の別の 3 つのパラメータ組に変更する。

【0114】このようにパラメータリスト記憶部 115g に登録される複数のパラメータ組自体も、ジッタ値の変化に応じて動的に変更することで、図 11 の構成のレート制御部 115 を用いる場合よりも、更に緻密なレート制御が実現できる。

【0115】

【発明の効果】以上詳述したように本発明によれば、受信側ノード装置にて受信レートと受信バッファからの読み出しレートとの差分、または当該読み出しレートを検出し、その検出した情報を ATM セルを用いて送信側ノード装置に速やかに通知し、送信側ノード装置では、通知されたレート差分に基づいて、または送信レートと通知された読み出しレートとの差分に基づいて、送信レートを動的に変更するようにしたので、長時間にわたる連続メディアデータの転送でもジッタが蓄積するのが防止でき、特に画像データの転送において、送信側と受信側でのレートの微妙なずれの発生により、画面が壊れたり、ブラックアウトしたりするのを防ぐことができる。

【0116】また本発明によれば、送信側から同一連続メディアデータを複数の仮想チャネルにより異なる送信レートで送信し、受信側では、受信レートと受信バッファからの読み出しレートとの差分の検出結果、つまりジッタ発生状況の検出結果に応じて、そのジッタ発生状況に適合した送信レートでの送信に用いられている仮想チャネルに動的に切り替える構成とすることにより、長時間にわたる連続メディアデータの転送でもジッタが蓄積するのを簡単に実現できる。

【0117】また本発明によれば、送信側での複数の仮想チャネルでの送信レートが、検出されたジッタ発生状況に応じて動的に変更設定される構成とすることにより、簡易な構成でありながら、より緻密にレート制御を行うことができる。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施形態に係る連続メディア転送システムのシステム構成の概略を示すブロック図。

【図 2】同第 1 の実施形態に係るビデオサーバのブロッ

ク構成図。

【図3】同第1の実施形態に係るクライアントのブロック構成図。

【図4】図2中のレート制御部114のブロック構成図。

【図5】同第1の実施形態で適用されるジッタ通知セルの送信方法を説明するための図。

【図6】本発明の第2の実施形態に係るビデオサーバのブロック構成図。

【図7】同第2の実施形態に係るクライアントのブロック構成図。

【図8】本発明の第3の実施形態に係るビデオサーバのブロック構成図。

【図9】同第3の実施形態に係るクライアントのブロック構成図。

【図10】図8中のレート制御部115のブロック構成図。

【図11】図8中のレート制御部115の第1の変形例を示すブロック構成図。

【図12】図8中のレート制御部115の第2の変形例を示すブロック構成図。

【図13】送信側が一定のレートで送信するための方式として知られている、インターバルと個数を指定する方式を説明するための図。

【図14】送信側が一定のレートで送信するための方式として知られている、スケジューリングリスト従いスケジューリングしながら送信する方式を説明するための

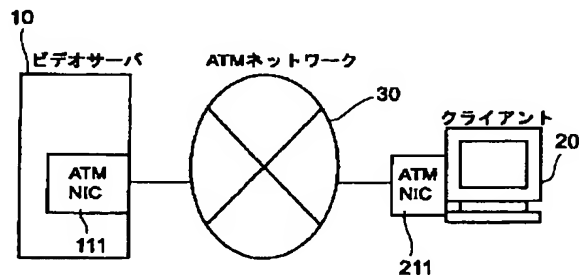
図。

【図15】上位レベルでのフィードバック制御により送信側でのレートを制御する方式を説明するための図。

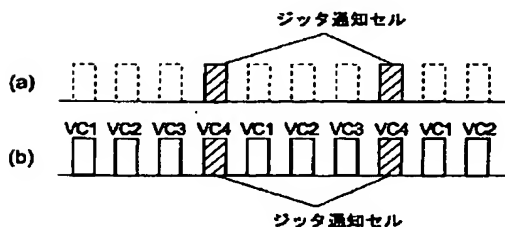
【符号の説明】

10…ビデオサーバ（送信側ノード装置）
 12, 22…上位コントローラ
 13, 23…画像データ記憶部
 20…クライアント（受信側ノード装置）
 32, 42…ジッタ情報通知
 33…パラメータ変更要求
 41…ジッタ通知セル送信要求
 43…読み出しレート通知セル送信要求
 45…切り替え要求
 111, 211…ATM NIC（ATMネットワークインタフェース装置）
 111a, 211a…ATM LSI
 111c, 111d, 214, 216…ジッタ検出回路
 112a, 212a…送信バッファ
 112b, 212b…受信バッファ
 113, 213…ホストCPU
 114, 115…レート制御部
 114d, 115d…パラメータ決定回路
 114e…レート切り替え回路
 114f, 115f…レート制御回路
 115g…パラメータリスト記憶部
 115h…レート監視回路（更新手段）
 215…読み出しレート検出回路

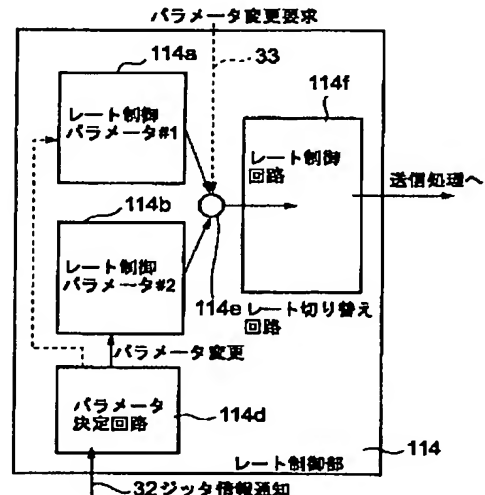
【図1】



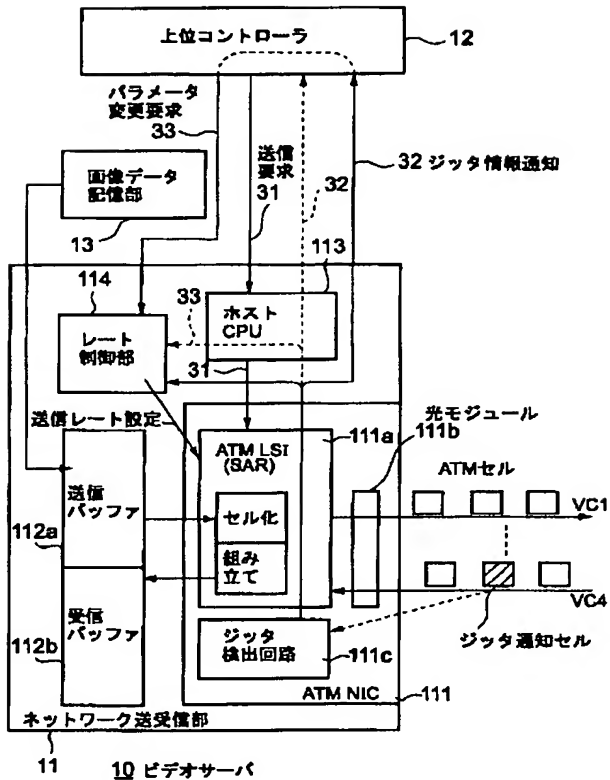
【図5】



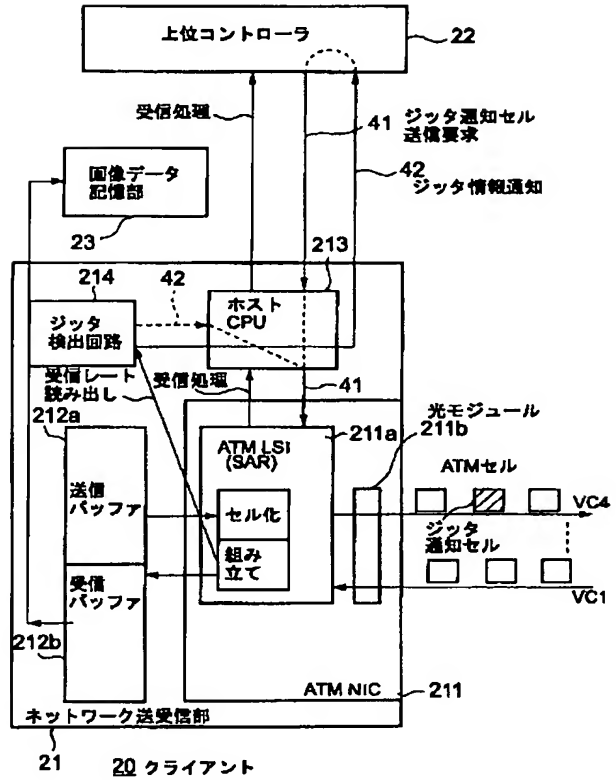
【図4】



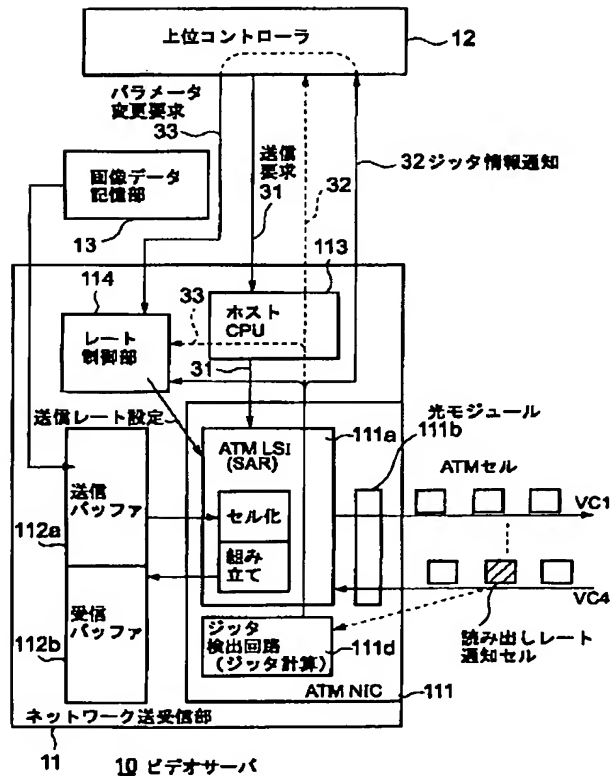
【図2】



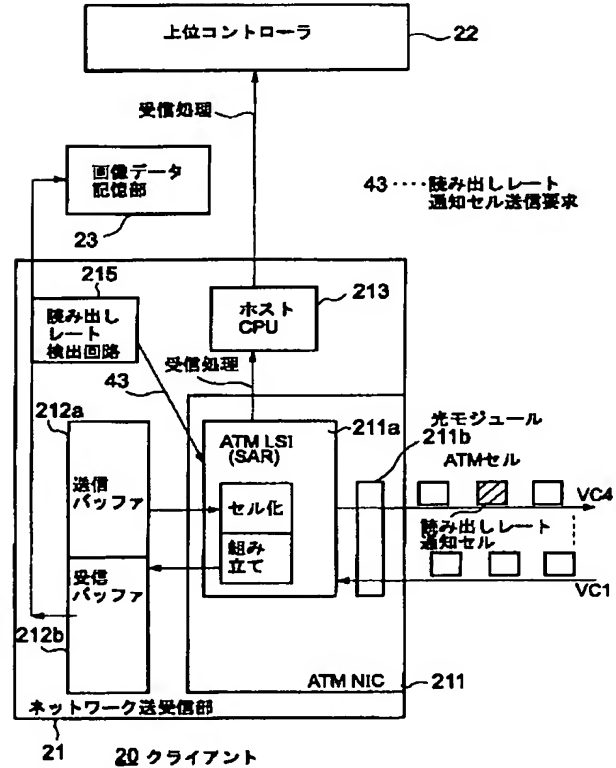
【図3】



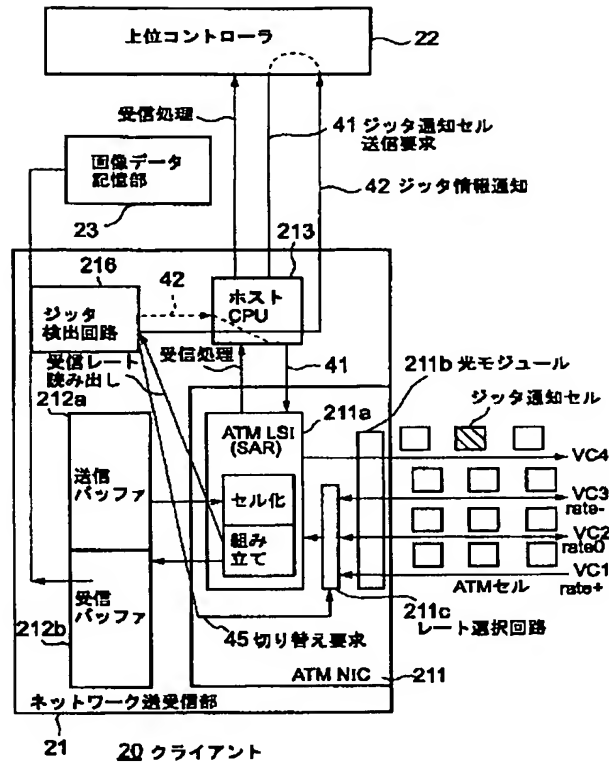
【図6】



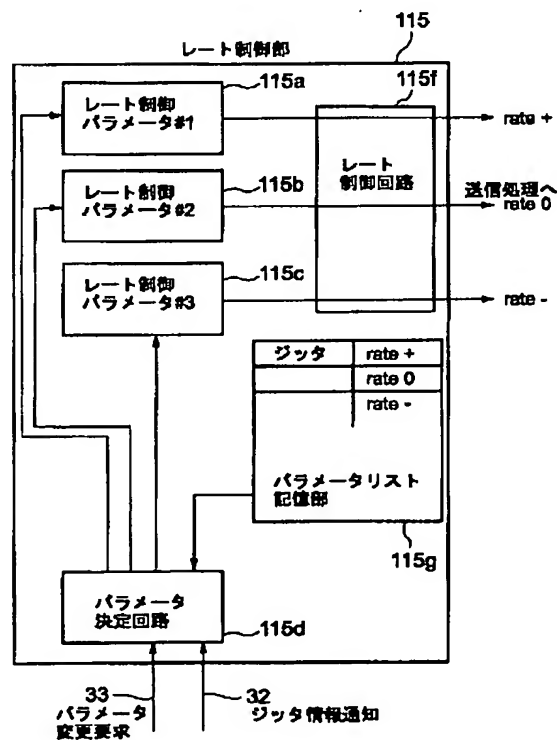
【図7】



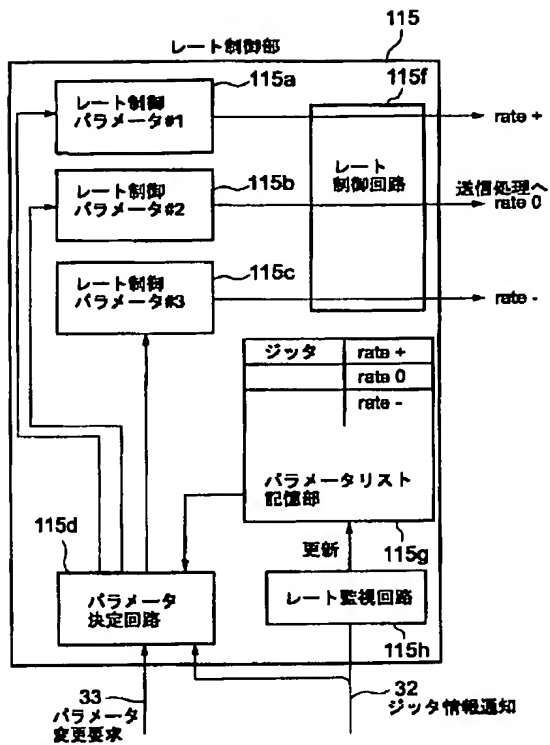
【図 9】



【图 1-1】



【図12】

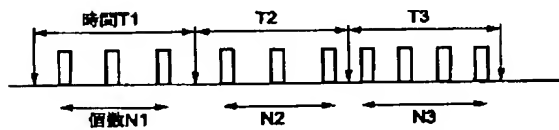


【図14】

スケジューリングリスト

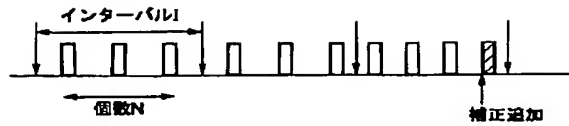
時間	T1	T2	T3	T4	T5	T6	T7	T8	T9	T10
個数	N1	N2	N3	N4	N5	N6	N7	N8	N9	N10
時間	T11	T12	T13	T14	T15	T16	T17	T18	T19	T20
個数	N11	N12	N13	N14	N15	N16	N17	N18	N19	N20

(a)

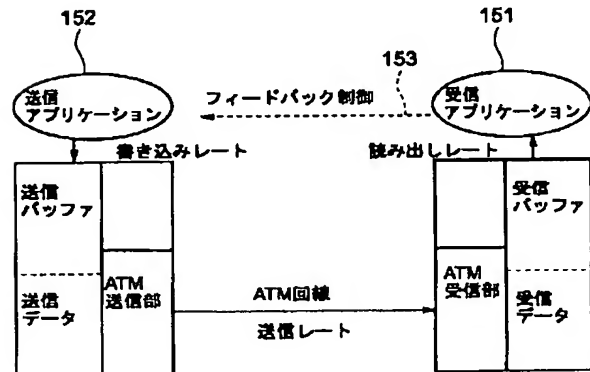


(b)

【図13】



【図15】



フロントページの続き

Fターム(参考) 5C052 AA17 AB04 DD09 DD10 GA07
GA08 GA09 GB01 GB07 GB09
GC08 GF06
5C064 BA01 BB05 BC10 BC16 BC18
BC20 BD05 BD08
5K030 GA11 HA10 HB13 HB21 JA06
KA03 LA15 LE17 MB04
9A001 CC03 CC07 EE01 HH30 JJ19
KK56 LL02